

**SANYO**

**三洋半導体ニュース**

No. 3308C

5231

半導体ニュース No.3308B とさかえてください。

**LC324256P,J,Z-80/10** — CMOS LSI  
 高速ページモード  
**1M (262144ワード×4ビット)DRAM**

**概要**

LC324256P,J,Zシリーズは、262144ワード×4ビット構成の5V単一電源動作によるCMOSダイナミックRAMである。大容量、高速、低消費電力の特長をもちコンピュータのメインメモリ、拡張メモリから民生機器まで広範なアプリケーションに適している。  
 アドレス入力はマルチプレックス方式とすることでコンパクトなプラスチックパッケージに納めている。  
 リフレッシュは8ms以内に512ロードレス(A<sub>0</sub>~A<sub>8</sub>)を選択するRASオンリーリフレッシュ、CASビフォアRASリフレッシュが可能である。

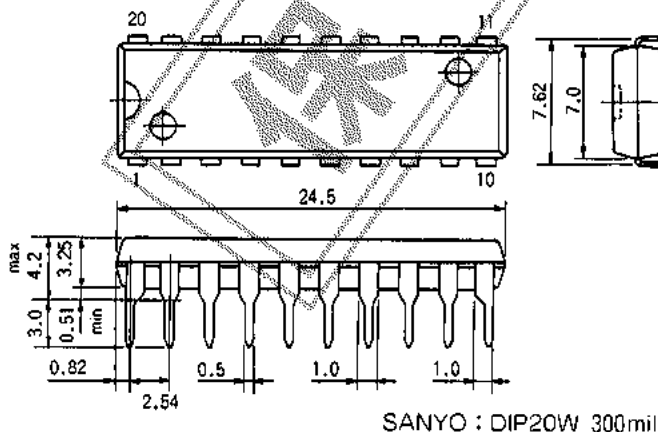
**特長**

- 構成：262144ワード×4ビット
- アクセスタイム / サイクルタイム / 消費電力

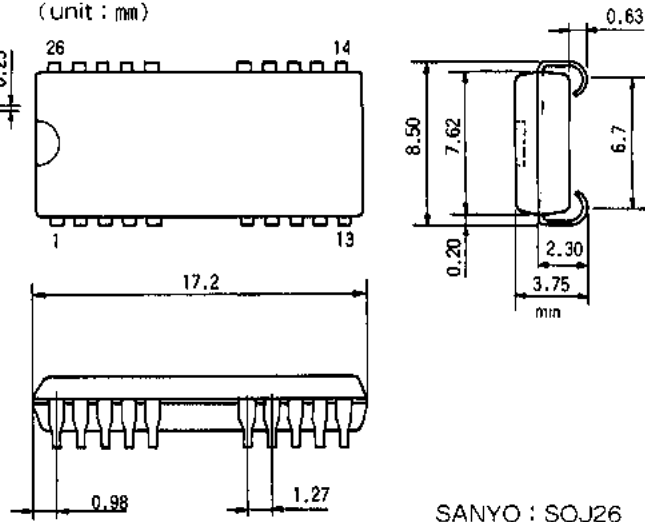
項 目	LC324256P,J,Z-80	LC324256P,J,Z-10
RASアクセスタイム	80ns	100ns
サイクルタイム	160ns	190ns
消費電力(最大)	動作時	413mW
	スタンバイ時	5.5mW(CMOSレベル) / 11mW(TTLレベル)

- 電源電圧：5V±10%
- 入出力TTLコンパチブル。
- 高速ページモード、リードモディファイライトが可能。
- アーライト、OEコントロールにより出力バッファのコントロールが可能。
- 512リフレッシュサイクル / 8ms
- RASオンリーリフレッシュ、CASビフォアRASリフレッシュ、ヒドンリフレッシュが可能。

外形図 3146-D20WLSI (LC324256P)  
 (unit: mm)



外形図 3145A-SO26LSI (LC324256J)  
 (unit: mm)

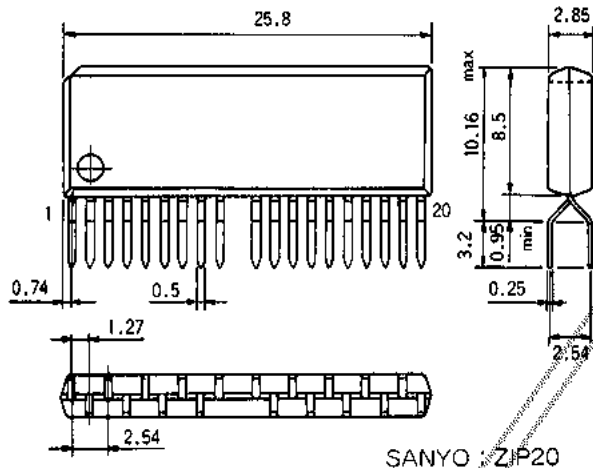


\*これらの仕様は、改良などのため変更することがあります。

# LC324256P,J,Z-80/10

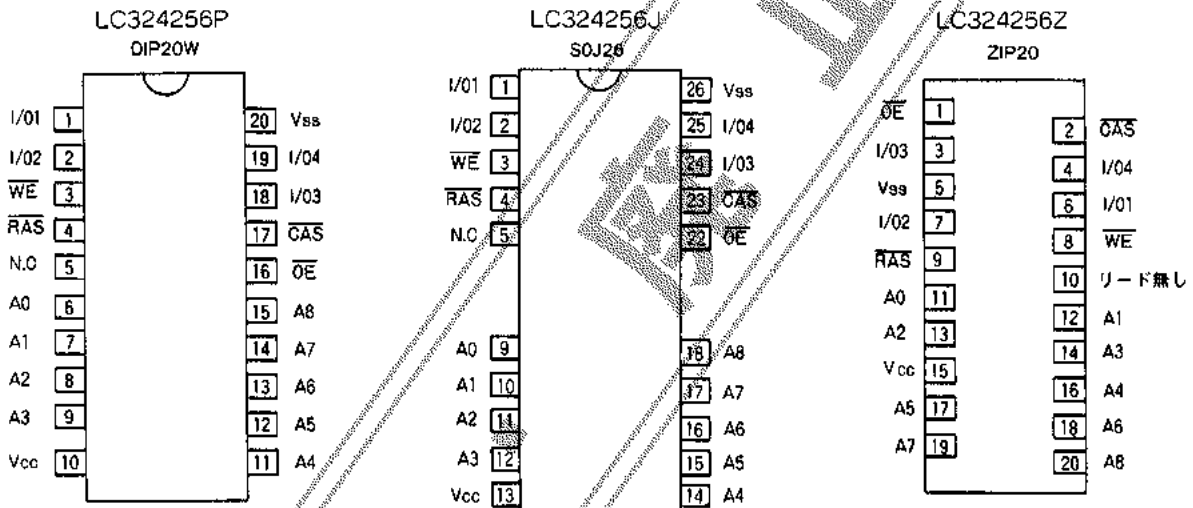
外形図 3144A-Z20LSI (LC324256Z)

(unit: mm)

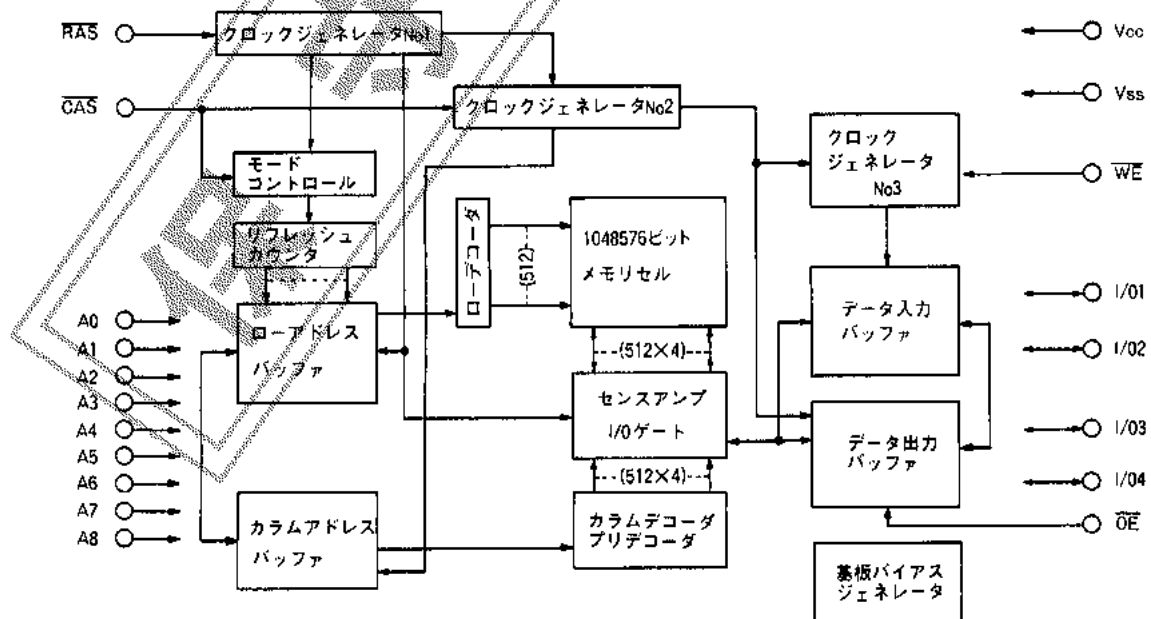


SANYO ZIP20

ピン配置図



ブロック図



# LC324256P,J,Z-80/10

## 絶対最大定格

項目	記号	定格値	unit	注
入力電圧	V <sub>IN</sub>	-1.0~+7.0	V	1
出力電圧	V <sub>OUT</sub>	-1.0~+7.0	V	1
最大電源電圧	V <sub>CC max</sub>	-1.0~+7.0	V	1
動作周囲温度	T <sub>opg</sub>	0~+70	°C	1
保存周囲温度	T <sub>stg</sub>	-55~+150	°C	1
許容消費電力	P <sub>d max</sub>	600	mW	1
出力短絡電流	I <sub>OUT</sub>	50	mA	1

注1) 最大定格以上のストレスが印加された場合、破壊を起こす恐れがある。

## DC許容動作範囲 / Ta=0~+70°C

項目	記号	min	typ	max	unit	注
電源電圧	V <sub>CC</sub>	4.5	5.0	5.5	V	2
入力“H”レベル電圧	V <sub>IH</sub>	2.4		6.5	V	2
入力“L”レベル電圧	V <sub>IL</sub>	-1.0		0.8	V	2

注2) 全ての電圧はV<sub>SS</sub>を基準とする。

## DC電気的特性 / Ta=0~+70°C, V<sub>CC</sub>=5V+10%

項目		記号	条件	min	max	unit	注
動作電流 (動作時の平均電流)	LC324256P,J,Z-80	I <sub>CC1</sub>	RAS, CAS, アドレスサイクリング: TRC=TRC min		75	mA	3, 4
	LC324256P,J,Z-10				65		
スタンバイ電流		I <sub>CC2</sub>	RAS=CAS=V <sub>IH</sub>		2	mA	
RASオンリー リフレッシュ電流	LC324256P,J,Z-80	I <sub>CC3</sub>	RASサイクリング: CAS=V <sub>IH</sub> ; trc=trc min		75	mA	3, 4
	LC324256P,J,Z-10				65		
高速ページモード電流	LC324256P,J,Z-80	I <sub>CC4</sub>	RAS=V <sub>IL</sub> , CAS, アドレスサイクリング: trc=trc min		55	mA	3, 4
	LC324256P,J,Z-10				50		
スタンバイ電流		I <sub>CC5</sub>	RAS=CAS=V <sub>CC</sub> -0.2V		1	mA	
CASピフォア RASリフレッシュ電流	LC324256P,J,Z-80	I <sub>CC6</sub>	RAS, CASサイクリング: TRC=TRC min		75	mA	3, 4
	LC324256P,J,Z-10				65		
入力リーク電流		I <sub>IL</sub>	0V ≤ V <sub>IN</sub> ≤ 6.5V, 測定ピン以外のピン=0V	-10	10	μA	
出力リーク電流		I <sub>OL</sub>	Outputはディスエーブル, 0V ≤ V <sub>OUT</sub> ≤ 5.5V	-10	10	μA	
出力“H”レベル電圧		V <sub>OH</sub>	I <sub>OUT</sub> =-5.0mA	2.4		V	
出力“L”レベル電圧		V <sub>OL</sub>	I <sub>OUT</sub> =4.2mA		0.4	V	

注3) これは最小サイクルでの電流値である。電流は過渡的に流れるので、サイクルタイムを長くすると小さくなる。

4) I<sub>CC1</sub>とI<sub>CC4</sub>は出力負荷に依存する。I<sub>CC1</sub>, I<sub>CC4</sub>のmax値は出力開放状態での値である。

LC324256P,J,Z-80/10

AC電気的特性 / Ta = 0 ~ +70°C, Vcc = 5V ± 10% (注 5, 6, 7)

項目	記号	LC324256P,J,Z-80		LC324256P,J,Z-10		unit	注
		min	max	min	max		
ランダムリード、ライトサイクル時間	TRC	160		190		ns	
リードライトサイクル時間	TRWC	215		250		ns	
高速ページモードサイクル時間	TPC	55		60		ns	
高速ページモードリードライトサイクル時間	TPRWC	100		120		ns	
RASアクセス時間	TRAC		80		100	ns	8, 13
CASアクセス時間	TCAC		20		25	ns	8, 13
カラムアドレスアクセス時間	TAA		40		50	ns	8, 14
CASプリチャージアクセス時間	TCPA		45		55	ns	8
CASローからの出力低インピーダンス時間	TCLZ	5		5		ns	8
出力バッファターンオフ遅れ時間	tOFF	0	20	0	30	ns	9
立ち上がり、立ち下がり時間	TT	3	50	3	50	ns	7
RASプリチャージ時間	TRP	70		80		ns	
RASパルス幅	TRAS	80	10000	100	10000	ns	
RASパルス幅(高速ページモードサイクルのみ)	TRASP	80	100000	100	100000	ns	
RASホールド時間	TRSH	20		25		ns	
CASホールド時間	TCSH	80		100		ns	
CASパルス幅	TCAS	20	10000	25	10000	ns	
RAS - CAS遅れ時間	TRCD	25	60	25	75	ns	13
RAS - カラムアドレス遅れ時間	TRAD	17	40	20	50	ns	14
CAS - RASプリチャージ時間	TCRP	10		10		ns	
CASプリチャージ時間 (高速ページモードサイクルのみ)	TCP	10		10		ns	
ローアドレスセットアップ時間	TASR	0		0		ns	
ローアドレスホールド時間	TRAH	12		15		ns	
カラムアドレスセットアップ時間	TASC	0		0		ns	
カラムアドレスホールド時間	TCAH	20		20		ns	
カラムアドレスホールド時間(RAS基準)	TAR	60		75		ns	
カラムアドレス - RASリード時間	TRAL	40		50		ns	
リードコマンドセットアップ時間	TRCS	0		0		ns	
リードコマンドホールド時間(CAS基準)	TRCH	0		0		ns	10
リードコマンドホールド時間(RAS基準)	TRRH	0		0		ns	10
ライトコマンドホールド時間	TWGH	15		20		ns	
ライトコマンドホールド時間(RAS基準)	TWGR	60		75		ns	
ライトコマンドパルス幅	TWP	15		20		ns	
ライトコマンド - RASリード時間	TRWL	25		25		ns	
ライトコマンド - CASリード時間	TCWL	20		25		ns	
データ入力セットアップ時間	TDS	0		0		ns	11
データ入力ホールド時間	TDH	20		20		ns	11
データ入力ホールド時間(RAS基準)	TDHR	60		75		ns	
リフレッシュ時間	TREF		8		8	ms	
ライトコマンドセットアップ時間	twCS	0		0		ns	12
CAS - WE遅れ時間	TCWD	45		55		ns	12

次ページへ続く

LC324256P,J,Z-80/10

前ページより続く

項 目	記 号	LC324256P,J,Z-80		LC324256P,J,Z-10		unit	注
		min	max	min	max		
RAS - WE遅れ時間	trWD	105		130		ns	12
カラムアドレス - WE遅れ時間	tAWD	65		80		ns	12
CASセットアップ時間(CASビフォアRAS)	tCSR	10		10		ns	
CASホールド時間(CASビフォアRAS)	tCHR	20		30		ns	
RASプリチャージ時間・CASアクティブ時間	trPC	10		10		ns	
CASプリチャージ時間 (CASビフォアRASカウンタテスト)	tcPT	40		50		ns	
CASプリチャージ時間(CASビフォアRAS)	tcPN	15		15		ns	
RASホールド時間(OE基準)	tROH	20		20		ns	
OEアクセス時間	tOEA		20		25	ns	
OE遅れ時間	tOED	20		25		ns	
OE出力バッファターンオフ遅れ時間	tOEZ	0	20	0	25	ns	
OEコマンドホールド時間	tOEH	20		25		ns	
データ入力 - CAS遅れ時間	tDZC	0		0		ns	15
データ入力 - OE遅れ時間	tDZO	0		0		ns	15

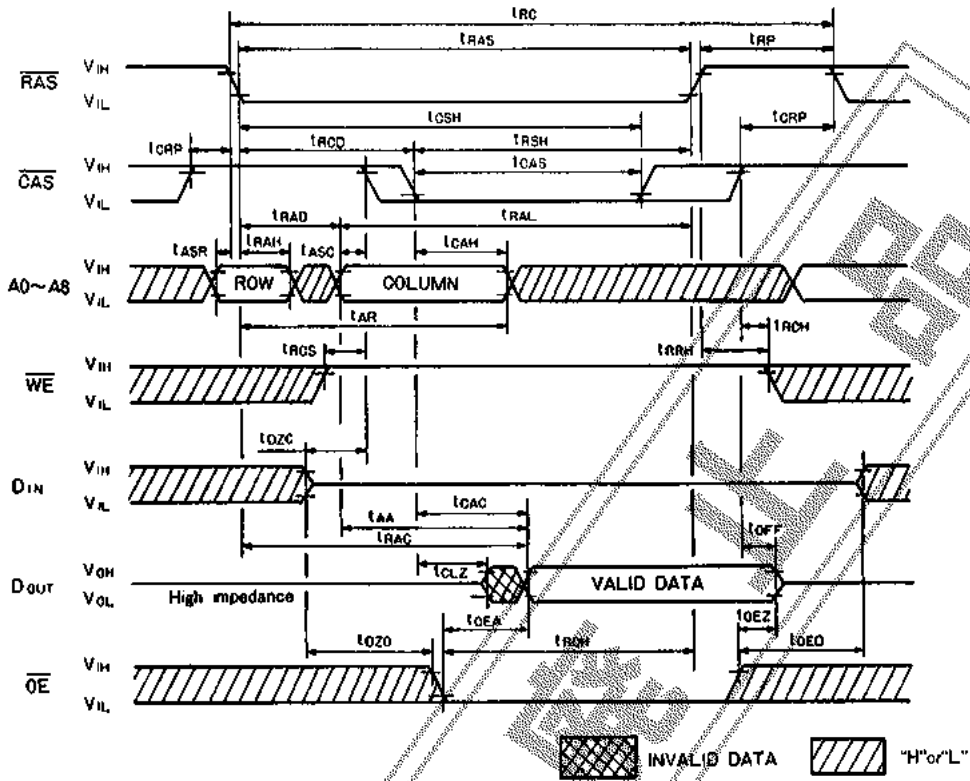
入出力容量 / Ta = +25°C, f = 1 MHz, Vcc = 5 V ± 10%

項 目	記 号	min	max	unit
入力容量 (A0~A9)	CIN1		5	pF
入力容量 (RAS, CAS, WE, OE)	CIN2		7	pF
出力容量 (I/O1~I/O4)	CI/O		7	pF

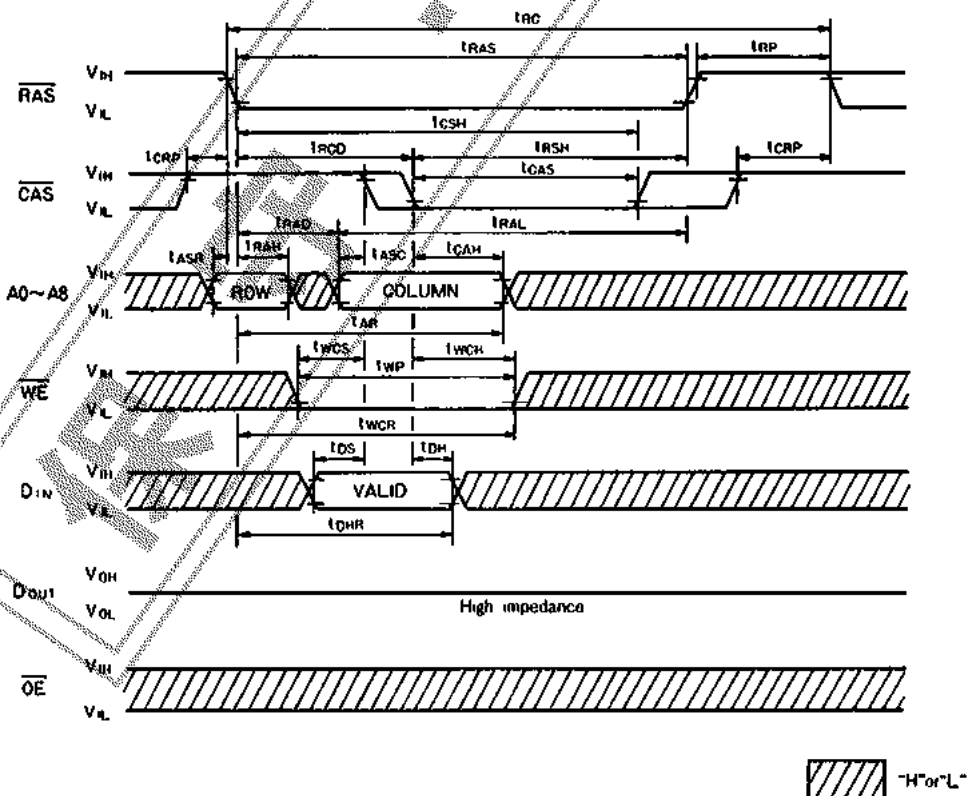
- 注：5) 電源投入後、Vccが規定の電圧に到達してから200μs後にメモリの動作を開始すること。また、メモリの動作を開始する前に、8サイクル程度のRASタイミングサイクルが必要である。更に内部リフレッシュカウンタを使用する場合は、RASタミーサイクルの代わりに8サイクル程度のCASビフォアRASタミーサイクルが必要である。
- 6) tr = 5 nsにて測定。
- 7) 入力信号のタイミングを測定する場合には、V<sub>IH</sub>(min)とV<sub>IL</sub>(max)が基準になる。また、立ち上がり、立ち下がり時間はV<sub>IH</sub>とV<sub>IL</sub>の間で定義される。
- 8) 100pFと2TTL負荷で測定される。
- 9) t<sub>OFF</sub>(max)は出力が高インピーダンス状態になり、出力電圧レベルが測定不可能になる時間までと定義される。
- 10) trRHとtrCHはどちらか一方が満足されていれば動作が保証される。
- 11) これらのパラメータはアーリライトサイクルの場合は、CASの立ち下がりエッジから、リードモディファイライトサイクルの場合は、WEの立ち下がりエッジから測定される。
- 12) twCS, tcWD, trWD, tAWDは動作モードを規定する点でメモリの動作限界点ではない。twCS ≧ twCS (min)の場合はアーリライトサイクルとなり、出力端子は高インピーダンスとなる。tcWD ≧ tcWD (min), trWD ≧ trWD (min), tAWD ≧ tAWD (min)の場合はリードモディファイライトサイクルとなりデータ出力は選択セルの情報になる。
- 上記以外のタイミングの場合、出力は不確定になる。
- 13) trCD(max)は動作の限界を示すのではなく、trAC(max)を保証する点を示している。もしtrCD ≧ trCD(max)になった場合は、アクセスタイムはtrACによって決まる。
- 14) trAD(max)は動作の限界を示すのではなく、trAC(max)を保証する点を示している。もしtrAD ≧ trAD(max)になった場合は、アクセスタイムはtrACによって決まる。
- 15) tDZCとtDZOはどちらか一方が満足されていれば動作が保証される。

タイミング図

リードサイクル



ライトサイクル (アーリライト)

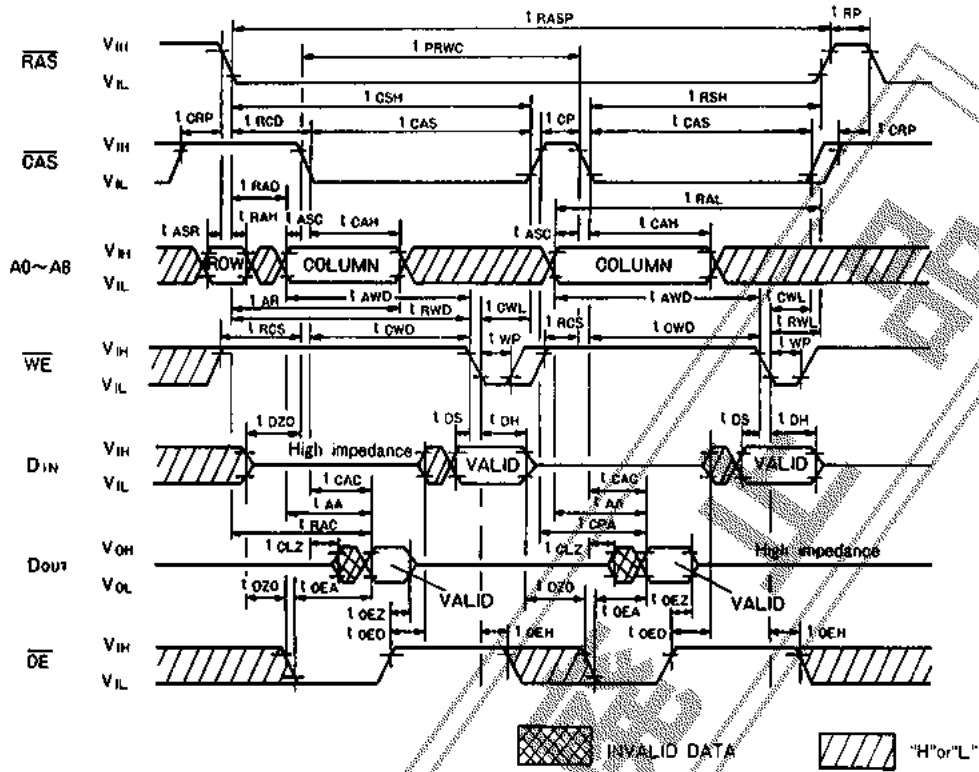




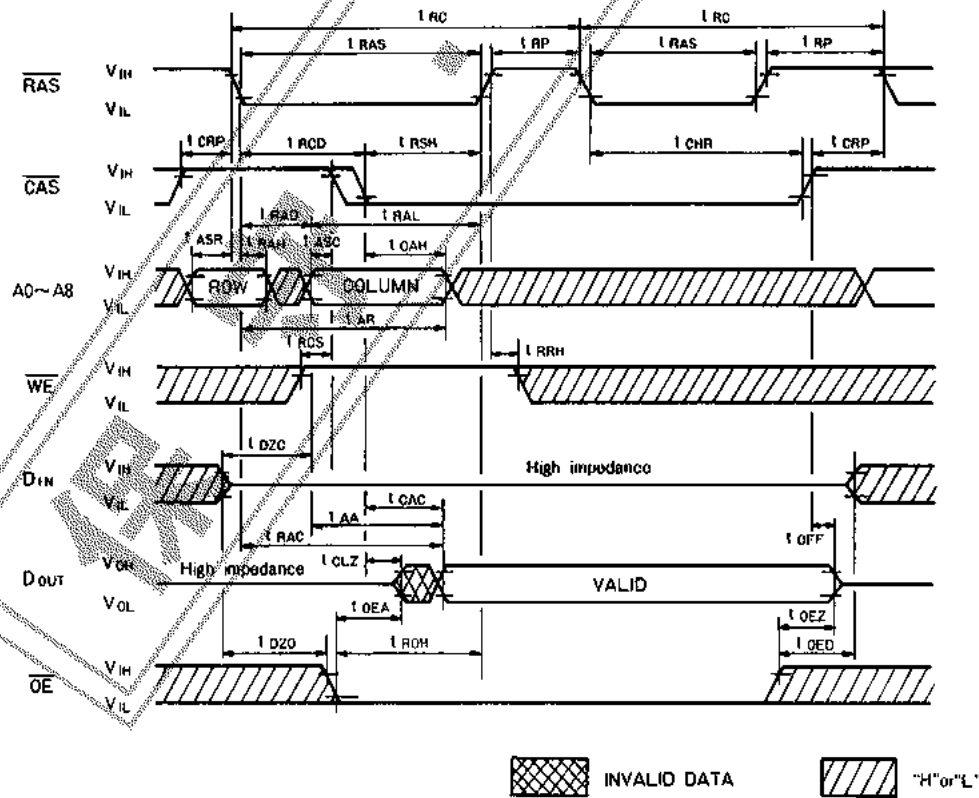




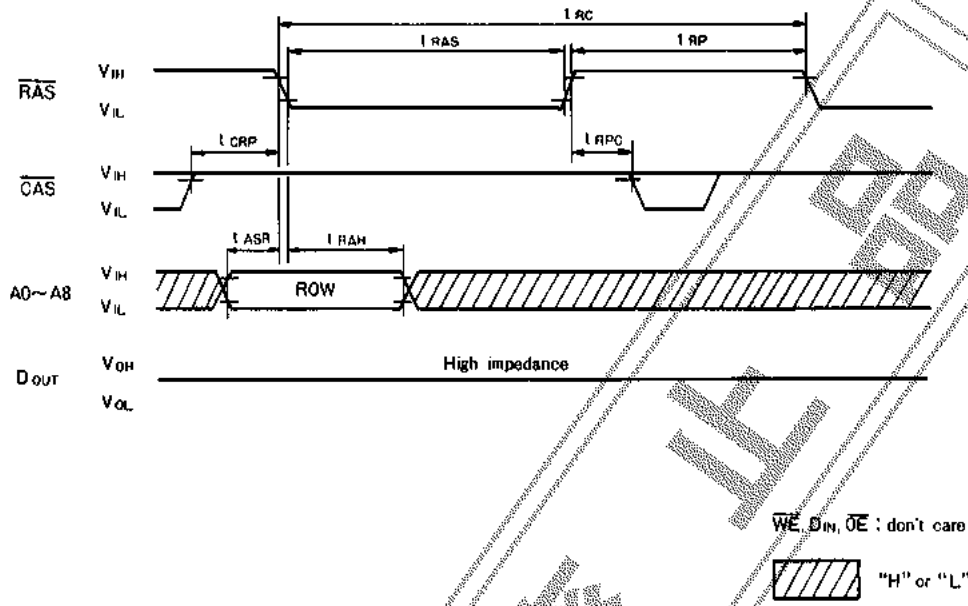
高速ページモード・リードモディファイライトサイクル



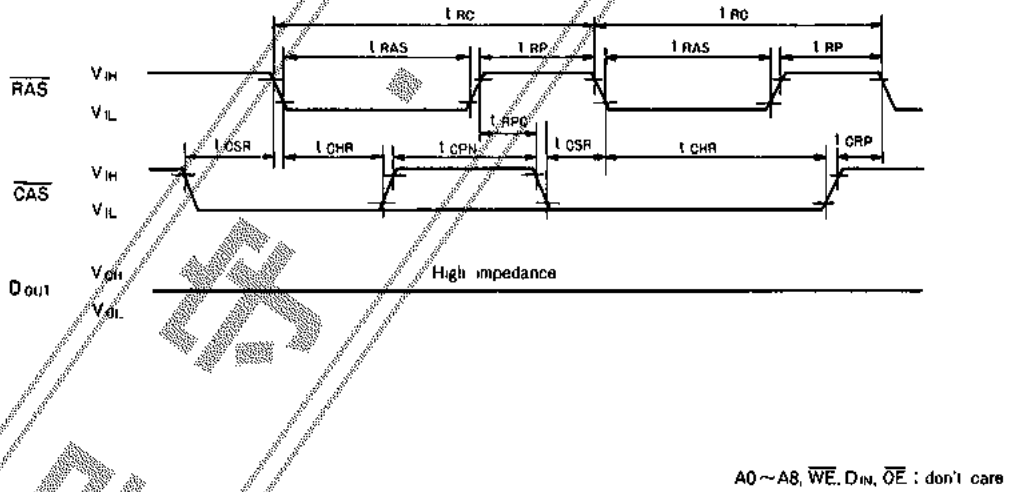
ヒドン・リフレッシュサイクル



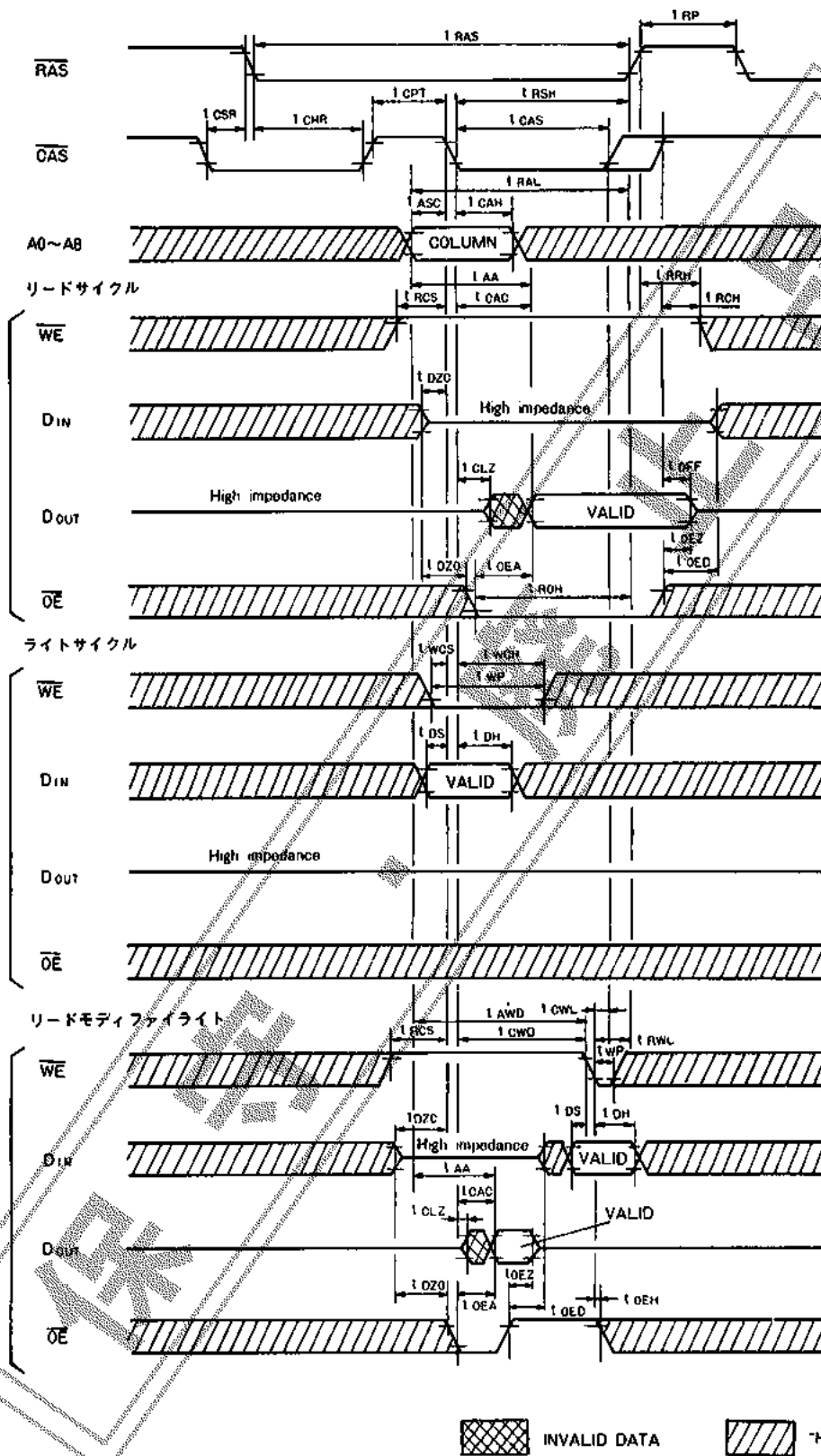
RASオンリーリフレッシュサイクル



CASビフォアRASリフレッシュサイクル



CASピフォアRASリフレッシュカウンタテストサイクル



この資料の情報(掲載回路および回路定数を含む)は一例を示すもので、製品セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。

本書記載製品が、外国為替および外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に準づく輸出許可が必要です。