

LA BARRIERE "TROIS-ETATS"

CLEF DE LA COMMUNICATION DANS LES MICRO-ORDINATEURS

Avec la logique « trois-états » notre série entre (enfin) de plain-pied dans le monde, très typé, de l'électronique des micros. Au départ, il y a un problème de transmission de données. Dans un mouchoir de poche...

Transmission de données

Les techniques de transmission de données s'assortissent, pour l'essentiel, aux distances qui séparent mutuellement les « correspondants ». De ce point de vue, le micro est un mouchoir de poche !

Dans les micro-ordinateurs usuels, les distances entre composants logiques se mesurent en centimètres. Au plus, dans un système complexe, un signal parcourra un mètre entre deux cartes « éloignées ».

Sauf dans les super-ordinateurs, on considère en général que les signaux se déplacent à peu près **instantanément** (5 à 10 ns par mètre).

Quant aux problèmes d'électricité, ils se limitent en pratique à des questions de charges : une « sortie » ne supporte qu'un nombre limité d'« entrées » qui lui sont reliées, car leurs besoins en courant (comme leurs capacités) s'additionnent.

La véritable complexité des micro-ordinateurs n'est pas à ce niveau. Elle tient bien davantage au passage, par une voie unique, de données de diverses origines...

Le bus de données

Plus ou moins multiplexés (nous y reviendrons par la suite), les bus des micro-ordinateurs sont des groupes de lignes qui relient entre eux le microprocesseur, les circuits de mémoire, et les circuits d'entrées/sorties ; quelquefois, il y aura plusieurs processeurs, mais cela ne change rien à notre propos.

Le schéma de chacune de ces lignes est du genre de la **figure 1**, où l'on a un ensemble de circuits **fournisseurs** d'une part (autant de « sorties »), et de circuits **consommateurs**, d'autre part (des « entrées »).

Le principe du fonctionnement est la **diffusion d'un seul** signal logique, vers **tous** les circuits consommateurs ; peut-être pas tous concernés, mais qu'importe.

En d'autres termes, il s'agit de **sélectionner un seul** circuit fournisseur à la fois, et par conséquent de **neutraliser** tous les autres.

La solution

« collecteur ouvert »

Depuis nos Fiches 2, nous connaissons une solution technique acceptable pour cet énoncé très général : l'interconnexion de plusieurs sorties à collecteur ouvert (**fig. 2**).

Dans ce schéma, les sorties sont des transistors : ils sont soit tous bloqués, et la résistance de rappel maintient sur le bus un niveau logique « 1 », soit au moins un de ces transistors est passant et force la ligne à « 0 », par un appel de courant vers la masse.

L'emploi de circuits OU à collecteur ouvert satisfait au cahier des charges. Si l'on s'assure que tous les OU, sauf celui qui est sélectionné, sont bloqués grâce à un niveau « 1 » sur l'une de leurs entrées, seul celui qui est désigné par un niveau « 0 » peut agir sur la ligne de bus commune.

Le résultat voulu est obtenu : on a sélectionné un seul circuit qui agit sur le bus de manière « transparente » (l'état du bus « suit » son entrée de donnée).

Avis aux curieux : il n'existe pas de OR à collecteur ouvert dans les catalogues ; mais il est aisé de les construire à l'aide de NOR et d'inverseurs à collecteur ouvert, par exemple.

La solution « trois-états »

Quoique robuste, le bus à collecteur ouvert n'a pas été adopté comme standard pour les circuits micro-électroniques ; entre autres, parce que toutes les technologies ne s'y prêtent pas aussi bien (CMOS par exemple).

On lui préfère des dispositifs dits à **trois-états** (*Tri-state*), qui se comportent pratiquement comme indiqué à la **figure 3**.

Les commutateurs représentés sont fictifs, mais ils donnent une bonne idée du principe ; un seul circuit à la fois est effectivement « relié » au bus, qui dès lors « suit » son entrée.

Plus précisément, on s'attend à ce que ce seul circuit, une fois sélectionné, se comporte comme un circuit logique usuel (disons, TTL), tandis que **tous les autres** doivent être littéralement dé-

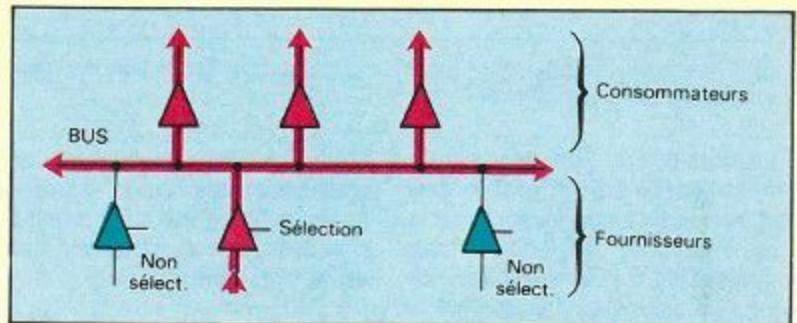


Fig. 1. - Problème général des bus : relier un ensemble de circuits fournisseurs à un ensemble de circuits consommateurs. Il faut un moyen technique pour n'avoir qu'un seul circuit fournisseur à la fois, en état de piloter le bus.

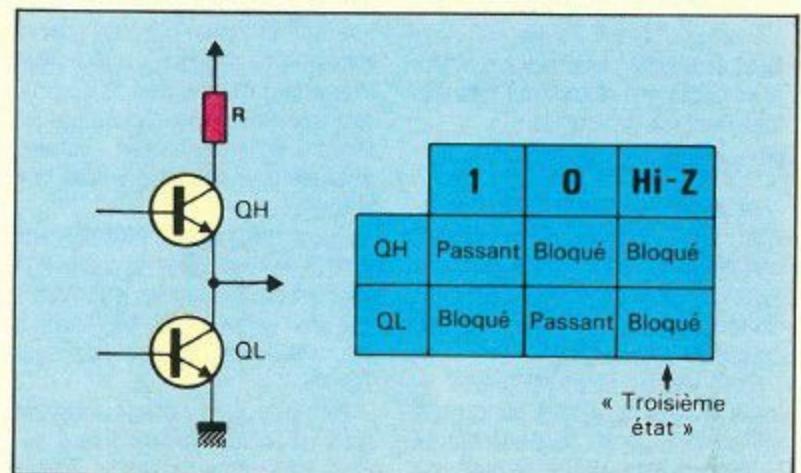


Fig. 2. - Solution avec la logique à collecteur ouvert. Tous les circuits fournisseurs sont bloqués (entrée auxiliaire à « 1 ») sauf un seul, dont le transistor peut forcer le bus à « 0 » ; le « 1 » est autrement imposé sur le bus par la résistance de rappel.

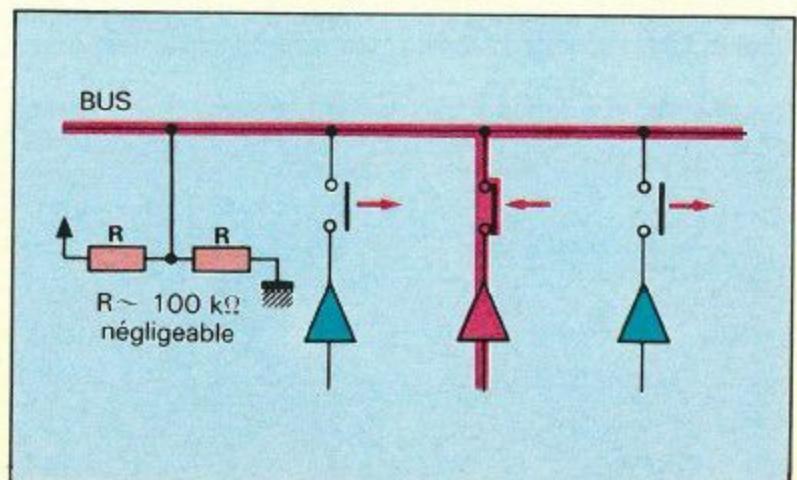


Fig. 3. - Solution « trois-états ». Tout se passe comme si les circuits non sélectionnés étaient débranchés ; en fait, ils sont neutres grâce à un état de haute impédance, équivalent au pont de résistances représenté à gauche.

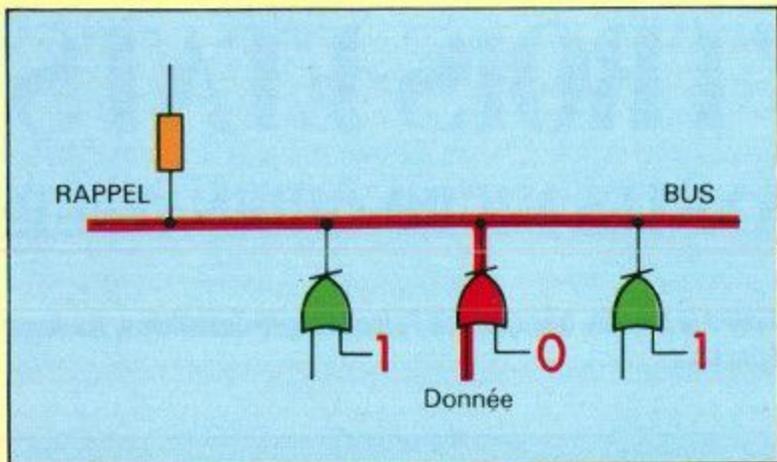


Fig. 4. - Le classique étage de sortie TTL en totem-pole. On obtient l'état de haute impédance si on sait bloquer les deux transistors à la fois.

branchés du bus. Par des moyens purement électroniques, on ne peut pas ; on se contente en pratique de forcer de tels circuits dans un état dit de **haute impédance**, de telle sorte qu'ils deviennent équivalents à un pont de résistances de très forte valeur ; comme celui qui est représenté à gauche de notre figure.

L'influence d'un tel pont de résistances fortes est complètement négligeable lorsqu'un circuit logique actif pilote l'état de la ligne : tout se passe comme si un circuit non sélectionné était véritablement ôté du montage.

Blocage du totem-pole

La sortie d'un circuit logique de famille TTL a l'aspect de la **figure 4**, comme nous l'avons déjà vu. Les deux états « 0 » et « 1 » correspondent aux situations où l'un des deux transistors est passant, l'autre bloqué.

Pour réaliser le troisième état de haute impédance, il suffit par quelque artifice de forcer les deux transistors à **la fois** dans l'état bloqué, où ils ne peuvent plus guère débiter/absorber que leur courant « de fuite » : quelques microampères.

On aura noté l'abréviation ésotérique *Hi-Z*, que l'on rencontre parfois dans les fiches techniques en anglais.

C'est l'abréviation de *High* (= haut, comme nous la connaissons dans Hi-Fi), devant la lettre Z, qu'emploient les physiciens pour la variable d'impédance. Lire : haute impédance.

... par un jeu de collecteurs ouverts

Notre montage expérimental n'a pas de véritable intérêt pratique. Il n'est là que pour démontrer comment l'on peut concevoir le schéma d'une **barrière trois-états** (*tri-state gate*). Et il est plaisant d'employer pour ce faire des procédés à collecteur ouvert, justement délaissés pour nos bus ! Voyons donc la **figure 5**.

Deux transistors 2N2222 sont montés en totem-pole ; la **figure 5 bis** vous évitera de chercher le numéro de mai pour retrouver les brochages de ces transistors et des inverseurs 74LS05.

Pour bloquer ces deux transistors à partir de l'entrée de validation \bar{E} (le E vient de l'anglais *enable* = valider), deux inverseurs à collecteur ouvert sont reliés à leurs bases respectives ; de telle sorte que si $\bar{E} = 1$, lesdites bases sont forcées à « 0 ».

Quand $\bar{E} = 0$ (validation effective), ces mêmes inverseurs deviennent

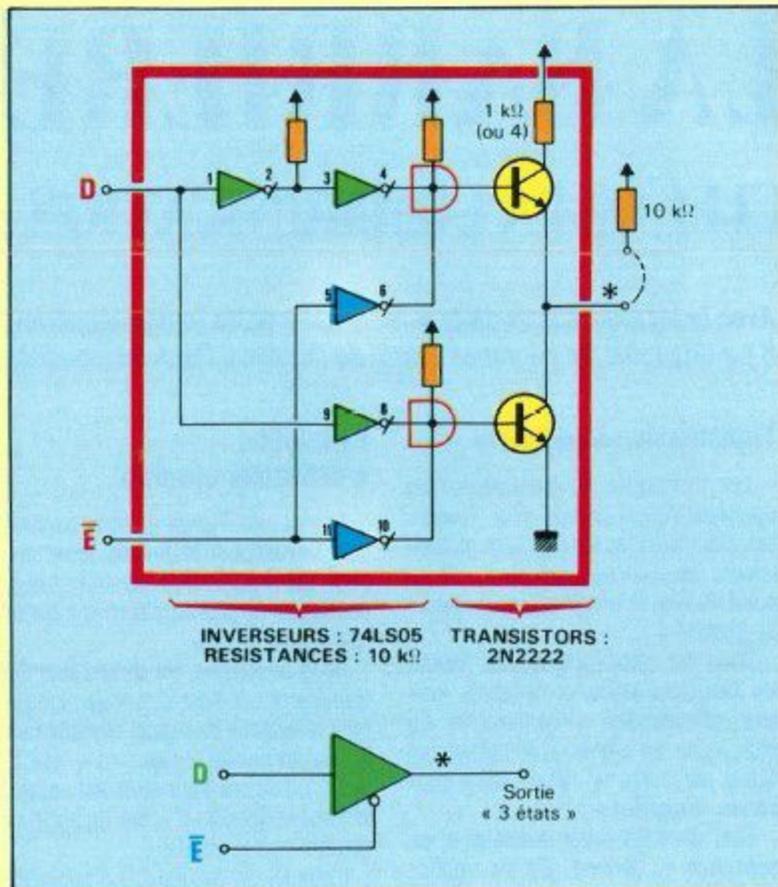


Fig. 5. - Notre montage expérimental et sa représentation symbolique. Les inverseurs sont 5 parmi les 6 que contient le 74LS05 (cf. Fiches 2). Les transistors sont bloqués par un niveau bas, imposé par un niveau haut sur \bar{E} ; sinon, la sortie suit l'entrée, avec un seul transistor bloqué à la fois. Observez avec le pèse-signaux au point « * ».

« neutres » dans le jeu des collecteurs ouverts.

Les autres inverseurs acheminent alors la valeur d'entrée D et son complément, vers les bases des transistors ; un et un seul d'entre eux sera passant, conformément aux règles voulues (revoir la **fig. 4**).

Représentation symbolique

On sait l'avantage d'avoir un symbole très simple pour résumer telle ou telle fonction électronique.

Pour la barrière trois-états, on emploie ordinairement un simple triangle (fonction « amplificateur » au sens large), avec une entrée et une sortie dans l'axe. En plus, une ligne est dessinée sur son côté, qui est l'entrée auxiliaire de validation ; le petit rond indique ici l'inversion logique, c'est-à-dire, que la validation effective intervient avec un niveau bas sur cette entrée.

Pour l'expérimentation du montage, le pèse-signaux sera posé à la sortie « * ». A vide, la sortie n'étant reliée à rien, on constatera que le niveau de sortie :

- « suit » l'entrée D tant que \bar{E} est reliée à la masse,
- est indéterminé (voyant orange) lorsqu'elle est reliée à une source de « 1 » logique : il « flotte ».

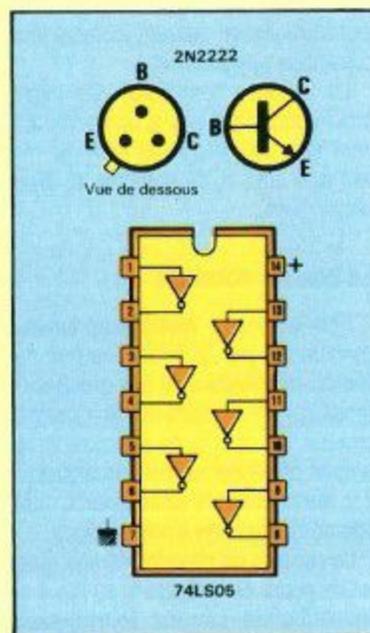
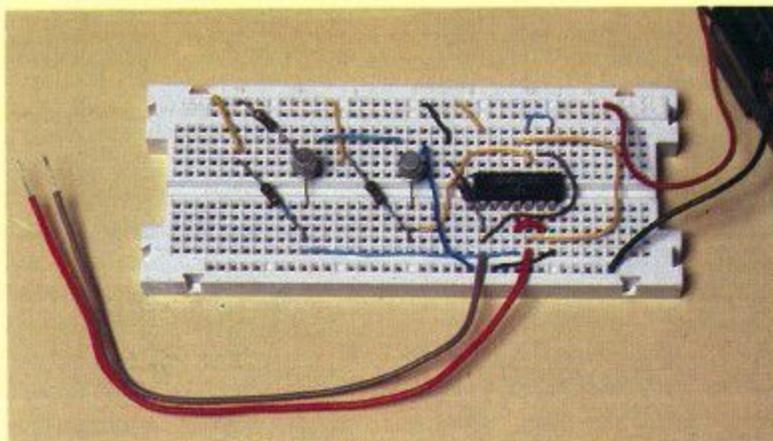


Fig. 5 bis. - Pour mémoire, le brochage des composants.

Il est cependant possible de fixer un **état de repos** du point en sortie, tout simplement en reliant celle-ci à une faible résistance de rappel ; disons 10 kΩ pour l'expérience. Lorsque la barrière est en état de haute impédance, cette résistance suffira à maintenir un niveau déterminé (« 1 ») au lieu de l'état **flottant** (*floating*).



Exemple de fonctionnement du 74LS244.

LE 74LS244

LA PLUS CLASSIQUE DES BARRIÈRES

La fonction de barrière trois-états est tellement usuelle qu'elle a bien entendu été incluse dans des circuits intégrés ad hoc. Dans les micro-ordinateurs, les signaux se déplacent par groupes de 8 (bits) ou de 16. D'où un composant à huit places...

La plus simple des entrées

Même les micro-ordinateurs les plus sophistiqués ont leurs petites servitudes.

Leur démarrage est bien souvent conditionné par un jeu d'options, que l'on a pris l'habitude de regrouper grâce à des rangées de commutateurs miniatures agencés de telle sorte qu'ils occupent la place d'un circuit intégré usuel ; leurs broches sont disposées au pas et à l'écartement de tels circuits.

En elles-mêmes (fig. 6), ces rangées de contacts ne sont pas des sources de « 0 » ou de « 1 » logiques !

Le montage usuel pour qu'un contact ouvert donne « 1 », et « 0 » quand il est fermé, est mentionné à la figure 7 ; une légère résistance de rappel est source de « 1 » dans le premier cas, tandis que le court-circuit à la masse force un « 0 » dans le second.

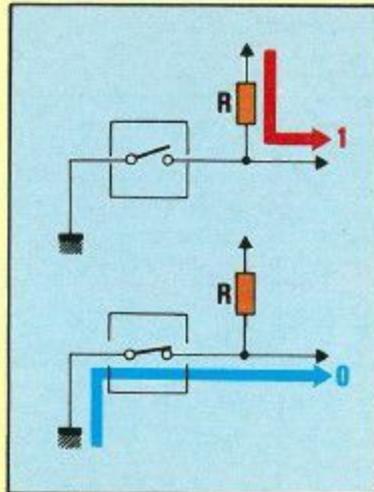


Fig. 7. - Montage classique d'un commutateur (ex. : entrée d'option) ; le « 1 » est imposé par la résistance de rappel quand le contact est ouvert, le « 0 » par le court-circuit vers la masse lorsqu'il est fermé.

Liaison au bus

Les bus des microprocesseurs usuels comportent soit huit lignes de transmission (modèle à 8 bits), soit seize (modèles dits 16 bits).

« Lire » des entrées d'options telles que nos commutateurs, c'est mettre temporairement en relation ces sources de signaux avec les lignes du bus. Ligne par ligne, nous savons le faire via une barrière à trois états (fig. 8) ; lorsque cette dernière est validée via son entrée auxiliaire, elle assure la « recopie » du signal 0/1 sur la ligne de bus correspondante.

Vue par le programmeur, cette opération d'entrée fait intervenir une instruction qui :

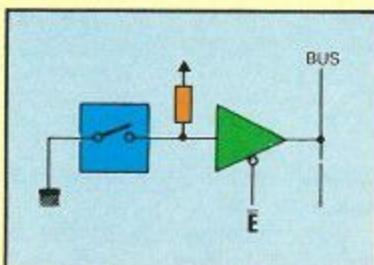


Fig. 8. - L'entrée au complet : le commutateur est relayé sur une ligne de bus via une barrière trois-états.

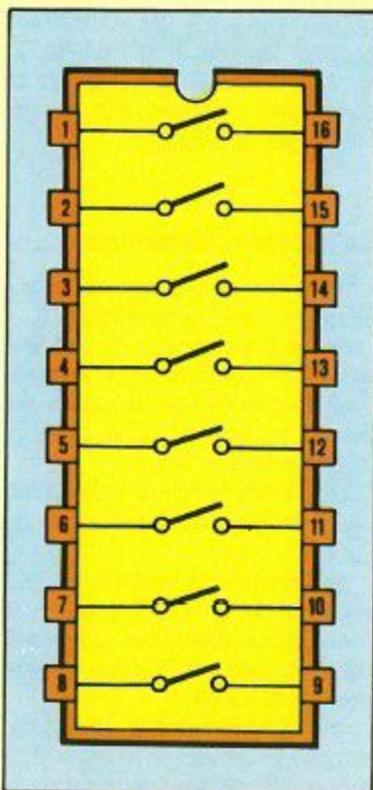


Fig. 6. - Le plus simple des dispositifs d'entrée ; la rangée de commutateurs, agencée au gabarit d'un circuit intégré.

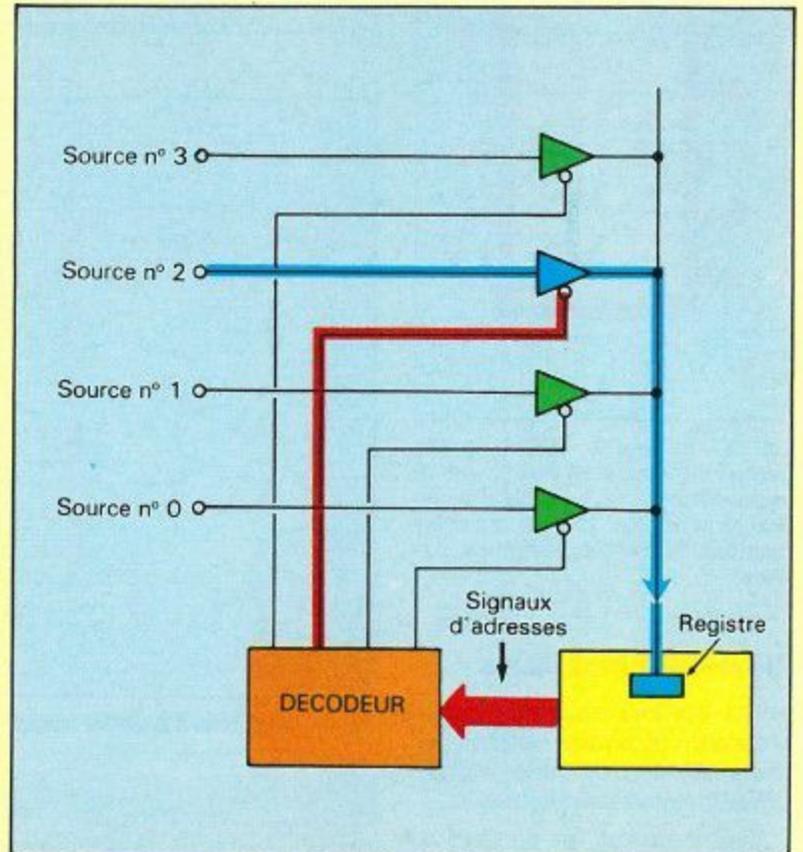


Fig. 9. - Schéma de principe pour la sélection d'une entrée parmi plusieurs sources : à partir des signaux d'adresse et de commande du microprocesseur, un « décodeur » valide une barrière trois-états déterminée. L'information d'entrée est relayée sur le bus, puis copiée dans une mémoire (registre) du processeur.

● par un montage de **décodage d'adresse**, sélectionne un ensemble de barrières, en nombre égal aux commutateurs ;

● recopie l'état du bus, donc l'état des commutateurs reproduit par les barrières, dans un registre.

Nous avons ici pris l'exemple de commutateurs, mais le lecteur attentif aura déjà deviné qu'il s'agit d'un principe très général pour mettre en relation n'importe quelle source d'information avec le microprocesseur (fig. 9) !

Une barrière 2 x 4 bits

C'est donc une fonction très banale et répétitive, que relayer telle ou telle source vers un bus trois-états ; selon l'adage populaire, la fonction crée l'organe...

Le 74LS244 est probablement l'un des composants les plus répandus dans les montages de micro-ordinateurs, précisément parce qu'il regroupe huit barrières élémentaires en un seul circuit intégré (fig. 10).

Avec ses vingt broches, le circuit est plus long que de coutume. Ce qui s'explique simplement par une conception « 8 bits » :

- 8 broches d'entrée,
- 8 broches de sortie,
- 2 broches d'alimentation,
- 2 broches de validation.

En toute rigueur, une seule broche de validation aurait suffi pour commander les huit barrières à la fois. Le concepteur a préféré en disposer deux, chacune solidaire de 4 barrières ; cette indépendance permet une plus grande variété de montage (Fiche suivante).

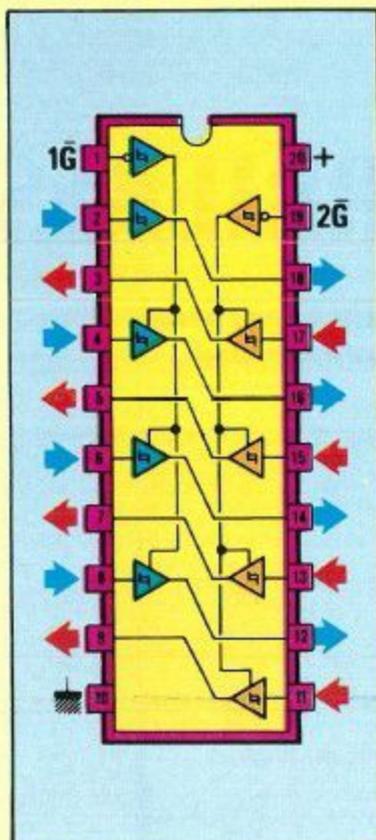


Fig. 10. - Brochage du 74LS244 ; les deux couleurs font ressortir les deux groupes de quatre barrières, chacun solidaire d'une entrée de validation \bar{G} . Le \bar{G} est la première lettre de *gate* ; en anglais, littéralement : *portillon*.

Un véritable amplificateur

Les bus trois-états sont souvent « chargés » de manière notable, c'est-à-dire reliés à un nombre non négligeable de circuits « consommateurs ».

C'est le cas des bus de « fond de panier » des systèmes complexes, où peuvent être enfichées un grand nombre de cartes d'électronique. Chacune des barrières est conçue en conséquence, capable d'absorber jusqu'à 24 mA mais aussi de fournir (au niveau « 1 ») jusqu'à 15 mA ; spécification qui va bien au-delà des courants habituels des simples portes logiques.

En outre, un peu d'hystérésis sur les entrées (Fiche 4A) permet un bon « conditionnement » de signaux peut-être un peu « faibles » à l'origine.

Démonstration

On peut démontrer le fonctionnement du 74LS244 par un montage extrêmement simple (fig. 11).

L'un des huit commutateurs d'un bloc DIP (Dual In-line Pins = à double rangée de broches) est monté en source de signal logique ; un côté est relié à la masse, l'autre à une résistance de rappel : 10 k Ω suffisent.

D'un autre côté, l'entrée d'un classi-

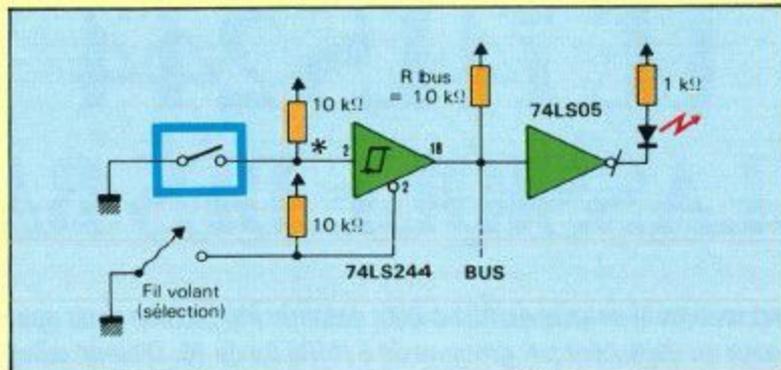


Fig. 11. - Montage d'expérience. Quand le fil volant relie la masse et l'entrée de validation de la barrière trois-états, tout se passe comme si le commutateur était directement relié à l'indicateur à LED ; il en est pratiquement déconnecté dans le cas contraire.

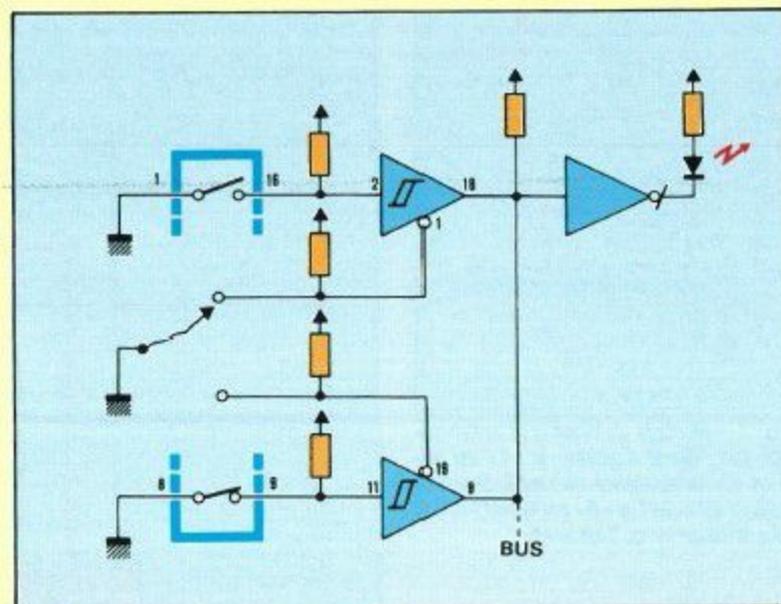
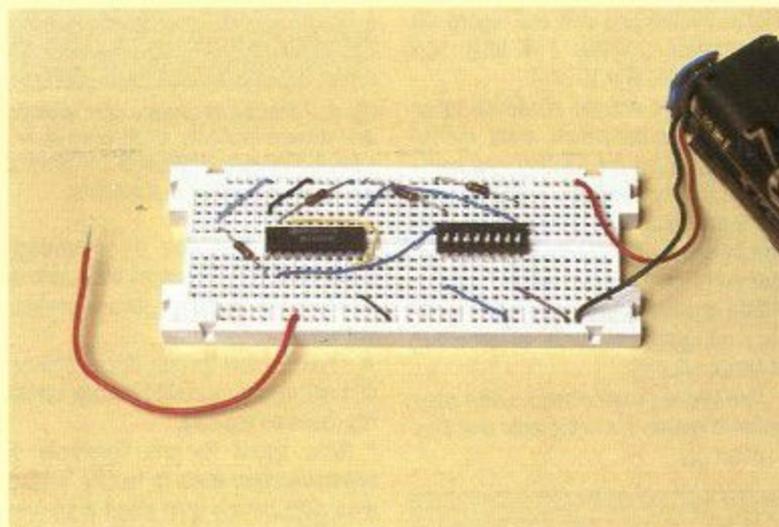


Fig. 12. - Un multiplex rudimentaire ; l'indicateur à LED suit le commutateur sélectionné.



Le montage expérimental d'une barrière trois-états.

que montage indicateur à LED et inverseur 74LS05 sera le point commun d'un « bus », pour le moment réduit à sa plus simple expression.

La relation entre la source et ce bus rudimentaire est établie via l'une des barrières du 74LS244, solidaire de la

validation numéro 1 (par la broche de même numéro).

Cette validation aura un état de repos à « 1 » grâce à une résistance de rappel de 10 k Ω ; elle sera « activée » grâce à un fil volant, relié ou non à la masse.

L'état flottant

Dans un premier temps, on laissera le « bus » flottant, le fil volant n'étant pas relié à la validation du 74LS244. Avec le pèse-sigaux, on vérifie que les manœuvres du commutateur provoquent bien une alternance 0/1 au point « * ».

Cependant, l'indicateur à LED reste constamment allumé. En effet, la barrière trois-états est bloquée et c'est la résistance R_{bus} qui impose l'état de repos « 1 » sur le bus.

C'est l'état « flottant » déjà observé à la Fiche 6A.

L'état « transparent »

En revanche, si l'on relie la validation à la masse par le fil volant, les manœuvres du commutateur allument et éteignent la LED.

La barrière trois-états est devenue « transparente », et reproduit sur le bus l'état du signal d'entrée.

Notons que cette transparence est purement logique, car le signal sur le bus présente d'importantes différences vis-à-vis du signal d'entrée.

Premièrement, le courant à l'état « 1 » pourrait être bien plus fort que les 0,5 mA issus de la résistance de la source, tandis que l'appel de courant maximum à « 0 » sera forcément inférieur au court-circuit pur d'un commutateur. Le signal change de caractéristiques électriques.

Deuxièmement, la traversée d'un amplificateur n'est pas instantanée ; pour les barrières d'un 74LS244, un délai de l'ordre de 10 ns séparera un changement à l'entrée, d'un changement d'état sur le bus.

Un multiplex élémentaire

Notre bus peut devenir un « vrai » bus avec le montage de la figure 12.

On ne fait qu'ajouter un deuxième ensemble source/barrière, indépendant du premier, car on choisit une barrière solidaire de l'autre entrée de validation (broche 19).

Le fil volant permet de valider une et une seule des deux barrières, ou aucune.

La vérification du fonctionnement est aisée. On verra la LED « suivre » le commutateur sélectionné grâce au fil volant, et rester indifférente aux manœuvres de l'autre.

En langage technique, on dira que vous avez construit un multiplex 2 : 1, c'est-à-dire : de deux sources vers une seule ligne destination (le bus).

Ce montage contient en germe tous les bus de micros...

LA COMMUNICATION ENTRE BUS LA BARRIÈRE BI-DIRECTIONNELLE

Dernier mot de la technique du « trois-états », la barrière bi-directionnelle permet de mettre bout à bout des bus, qui autrement peuvent avoir une « vie propre ».
Avec ce dernier élément, nous aurons (presque) toutes les pièces du jeu de construction d'une « unité centrale » de micro-ordinateur.

Le « transceiver »

Soit deux bus à logique trois-états, qu'il sera commode de baptiser : A et B (fig. 13). Mettre en communication, disons, A avec B, c'est permettre à une source de A de piloter, non seulement le bus A, mais aussi le bus B.

Il suffit pour ce faire d'intercaler une

banale barrière trois-états « de service », qui « reçoit » le bus A et « transmet » la même valeur logique sur le bus B dont elle est une source de données presque comme les autres.

Si l'on souhaite que la communication en sens inverse (fig. 14) puisse s'effectuer, qu'à cela ne tienne : une

seconde barrière disposée tête-bêche avec la première complète le montage. Félicitations ! Nous avons ré-inventé la **barrière bi-directionnelle !**

Les ingénieurs anglo-saxons, qui ont comme chacun sait le goût de l'abréviation, appellent ce genre de dispositif un *transceiver* ; contraction de *transmitter* et de *receiver*, en français : émetteur et récepteur.

Des règles impératives

Il va de soi qu'un tel montage ne peut être piloté, via les validations des barrières de communication, sans quelques règles de bon sens.

La plus contraignante, c'est tout simplement que les deux barrières ne doivent en aucun cas être passantes ensemble ! Car cela reviendrait à un anneau d'amplificateurs, susceptible d'entrer en oscillation... jusqu'à destruction d'un des éléments ou des deux. Autre argument en ce sens : cette situation n'aurait de toute façon aucune utilité logique.

Le plus simple des dispositifs de commande d'une barrière bi-directionnelle fait intervenir un simple inverseur, de telle sorte que les entrées de validation seront toujours complémentaires (fig. 15). Ceci, à partir d'un signal de

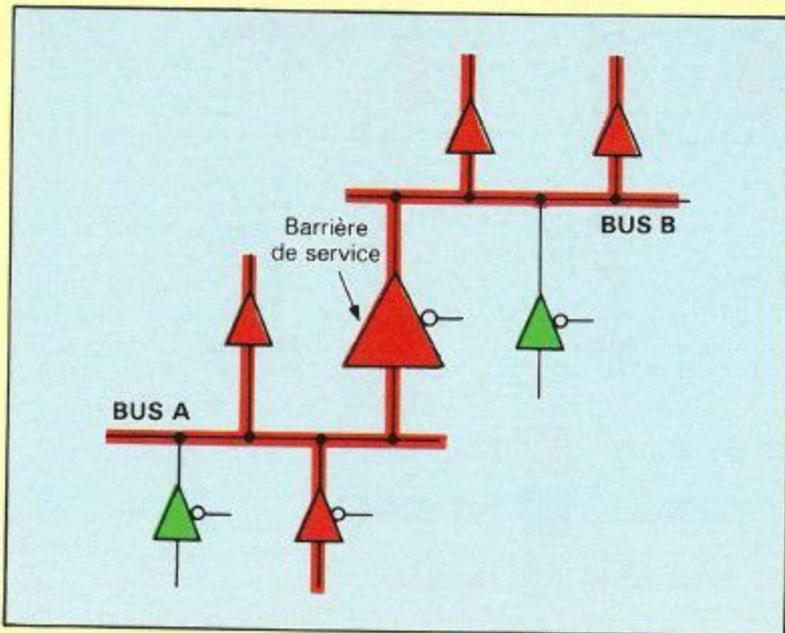


Fig. 13. - Intercalée entre deux bus trois-états, une simple barrière assure un sens de transmission. Elle intervient comme une source supplémentaire du bus B.

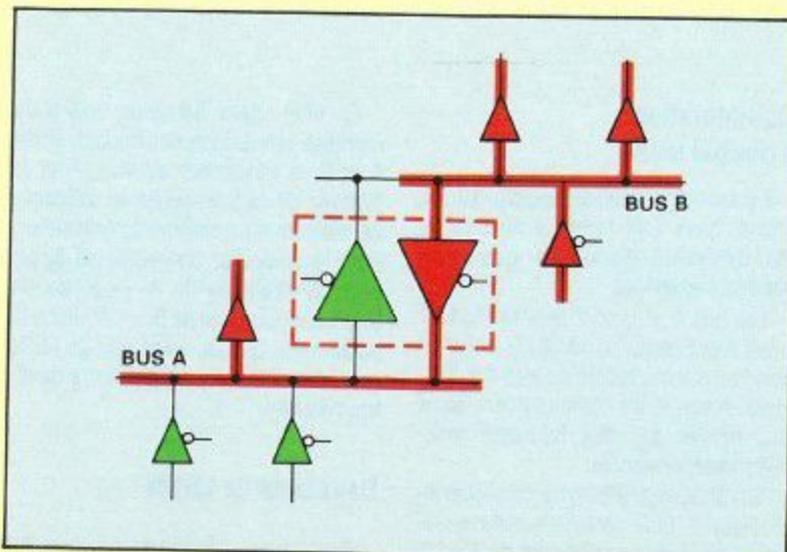


Fig. 14. - Deux barrières tête-bêche constituent une barrière bi-directionnelle ou *transceiver*. Les copies A → B et B → A sont toutes deux possibles.

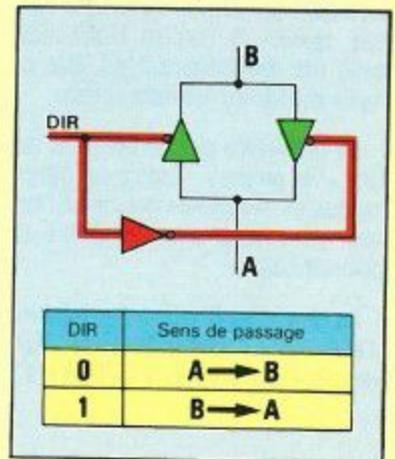


Fig. 15. - Le plus simple des montages ne garantissant qu'un seul sens de transmission est établi grâce à un signal de commande unique (DIR) connecté directement à l'une des validations, via un inverseur pour l'autre.

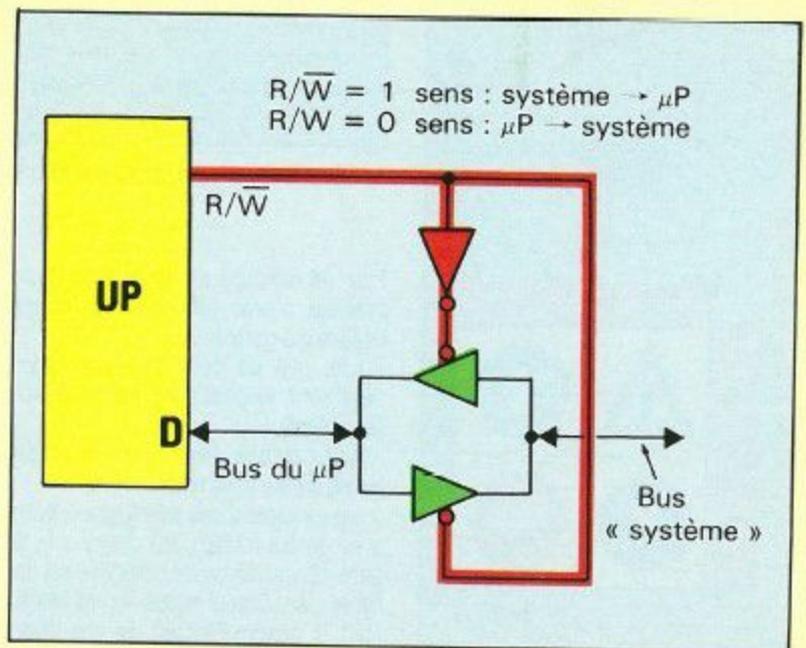


Fig. 16. - Le même montage utilisé pour le relayage du bus de données d'un microprocesseur. Ce dernier n'a pas la puissance (électrique) pour connecter directement les nombreuses charges du « bus système » : mémoires, entrées/sorties... Ses signaux sont relayés par un *transceiver* ; un signal fait exprès indique le sens voulu par le microprocesseur. Par exemple, le R/W d'un 6800, d'un 6502...

commande unique qui s'interprète comme la **direction**, le sens de recopie des états logiques entre les deux bus.

Ce genre de schéma est satisfaisant dans la mesure où, à **tout moment**, la répétition des signaux dans un sens ou dans l'autre doit être assurée.

C'est notamment le cas d'une barrière dont la seule fonction est de relayer (question de puissance) le bus de données d'un microprocesseur, comme à la **figure 16**.

L'isolement en plus

Il reste à ce niveau une possibilité inemployée, celle qui consiste à **invalider les deux barrières trois-états** du transceiver à la fois.

Dans ce cas, on obtient un véritable **isolement** (électrique) mutuel des deux bus, puisque la barrière bi-directionnelle est simultanément en état de haute impédance des deux côtés.

Ce qui signifie que les deux bus ont leur « vie propre », jusqu'à ce qu'une logique de commande détermine l'instant, et le sens, pour les mettre en communication.

La règle complète pour l'exploitation d'une barrière bi-directionnelle « universelle » est donnée à la **figure 17**.

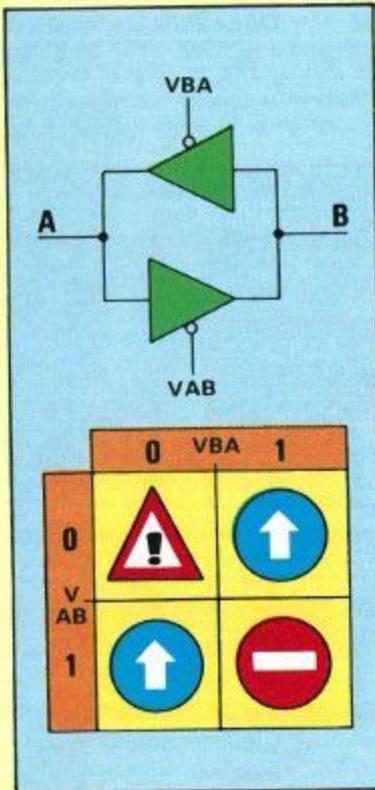


Fig. 17. - Le « cahier des charges » d'un transceiver complètement exploité. Les deux validations ne doivent pas être établies en même temps ; par ailleurs, un seul sens de transmission est établi, ou aucun (isolement).

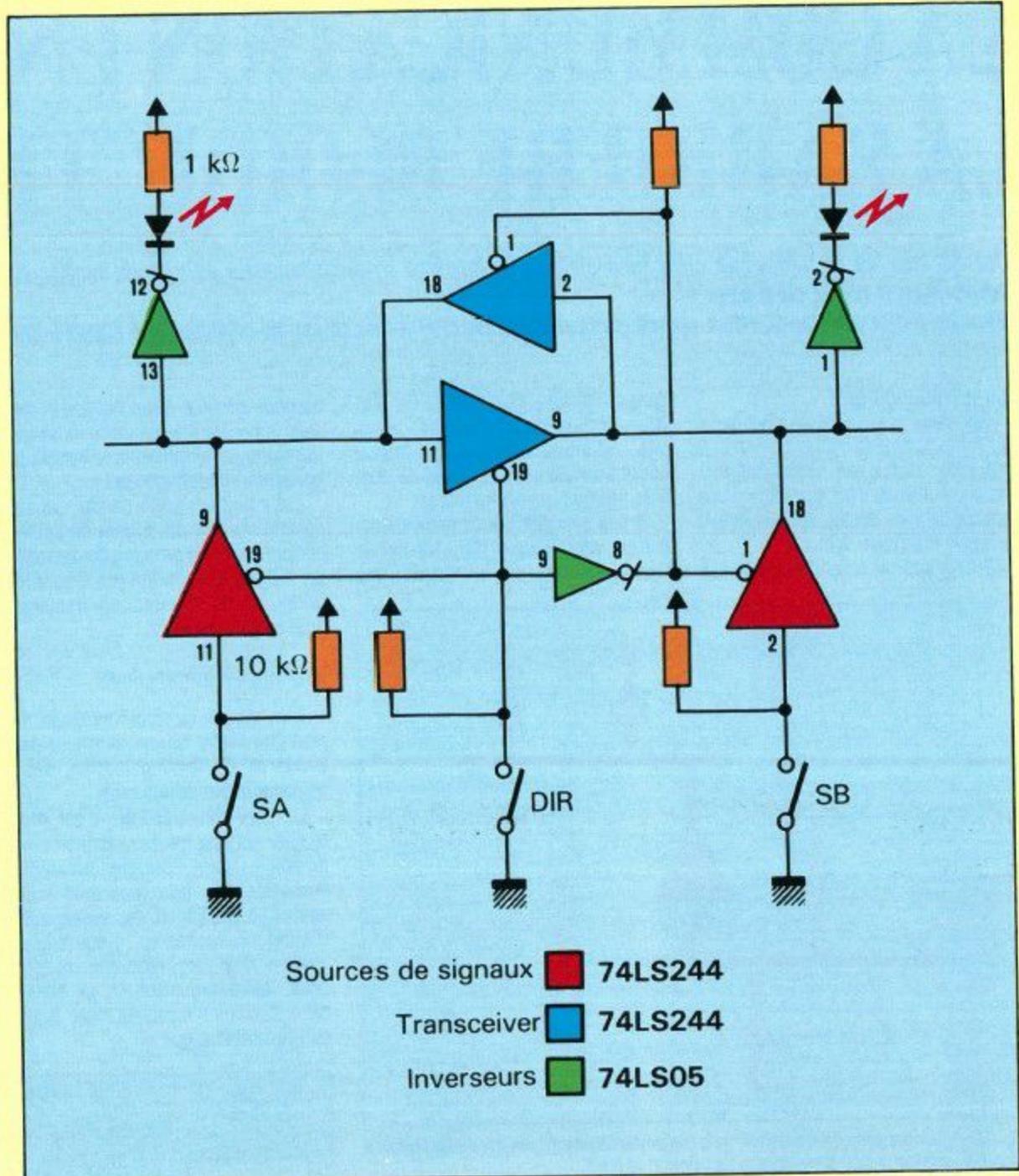


Fig. 19. - Montage expérimental qui fait intervenir une barrière bi-directionnelle. Il faut trois circuits intégrés plus notre rangée de contacts DIP.

Pour un montage de commande, il est précieux d'avoir une sorte de filtrage logique qui garantira :

- soit, que les deux barrières opposées sont bloquées en même temps (isolement) ;
- soit, qu'une seule des deux est transparente dans le sens voulu.

Un exemple d'une telle logique, bâtie avec quatre NANDs, est donné à la **figure 18**. La validation collective est assurée par un seul signal V ; au niveau haut, il viendra bloquer via une inversion les deux portes de sortie. Tandis qu'au niveau bas, ces dernières seront activées, et l'une d'entre elles traduira par un « 0 » le sens indiqué par le signal DIR.

Commutation à double sens

Le montage proposé **figure 19** reprend, sous une forme « minimum », les différents dispositifs que nous venons d'examiner.

Les bus A et B sont néanmoins tout à fait représentatifs, puisqu'ils ont chacun leur source **locale** de signaux logiques. A savoir, les commutateurs S_A et S_B, relayés par des barrières trois-états **indépendantes**.

Sur chacun des bus, un classique indicateur à LED sert de « consommateur » en même temps que de témoin visuel de l'état du bus correspondant... et de l'autre !

En effet, deux barrières trois-états montées tête-bêche constituent, entre A et B, le transceiver attendu. Pour le pilotage de ce transceiver en direction, on utilisera un troisième commutateur, dont la sortie est connectée en direct pour la validation de A → B, via un inverseur pour le sens B → A. Selon la position de DIR, on verra que les LEDs suivent soit S_A, soit S_B (l'autre devant neutre).

Deux circuits LS244

Avec un peu de réflexion, on se rend compte que les quatre barrières du schéma doivent toutes être mutuelle-

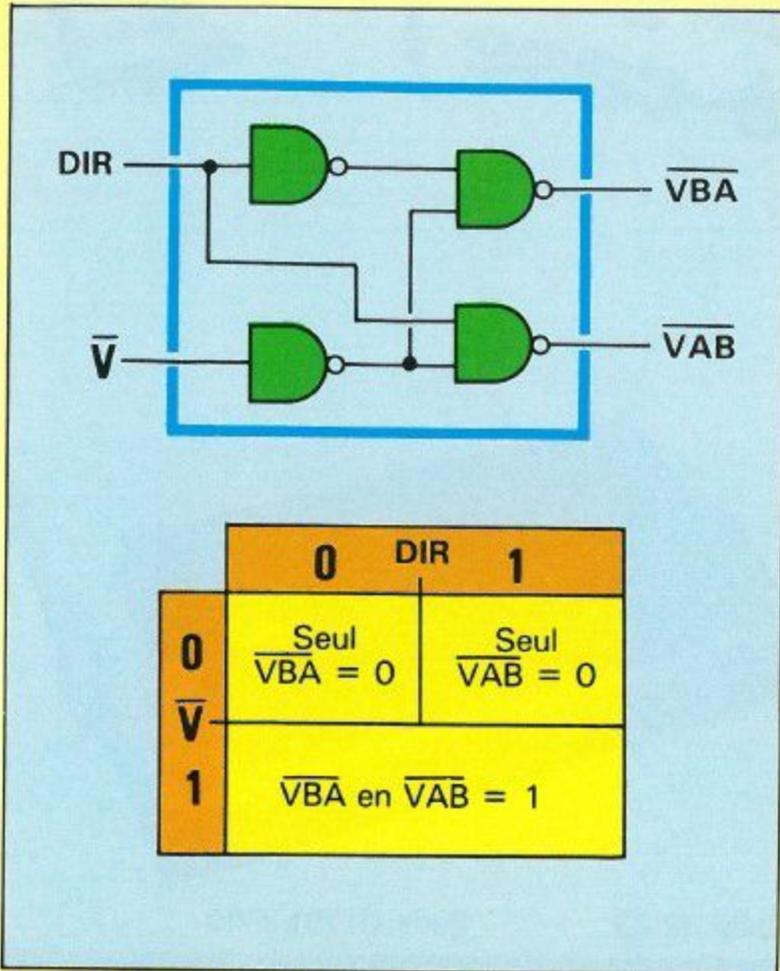


Fig. 18. - Un filtre logique très simple garantit le respect des règles du transceiver. A partir d'un signal général de validation V et d'un signal indiquant la direction DIR.

ment indépendantes, c'est-à-dire, activées par des entrées de validation distinctes.

C'est évident pour la barrière bi-directionnelle et il le faut aussi pour les sources de signaux, car seule doit être validée celle qui correspond au sens « passant » entre les bus.

D'où l'obligation d'utiliser deux circuits 74LS244 pour cette simple démonstration, parce qu'il nous faut quatre entrées de validation.

Avec ces prémisses, plusieurs choix d'affectation des « demi-composants » restent ouverts ; ce sont typiquement des choix d'ingénieur... Ici, l'argument majeur sera d'identifier un composant à une fonction ; ce qui a de nombreuses vertus, notamment à la mise au point !

Les deux moitiés d'un même LS244 seront donc affectées au transceiver ; le deuxième bloc sera, lui, affecté aux sources trois-états.

Gare au câblage

Vis-à-vis de nos précédentes réalisations, ce montage est d'assez loin celui qui occupe le plus de surface de la planchette de contacts, et qui (surtout)

demande le plus de liaisons.

Dans ces conditions, un plan tel que celui de la figure 20 est bien utile... voire indispensable.

Ceux qui veulent aller vite s'en serviront comme guide ; il est encore plus instructif, le principe étant compris, d'essayer de le reconstituer.

Cela donne quelque idée du délicat métier d'implanteur, si important dans la réussite des circuits (imprimés).

Les composants sont mis en place sur le dessin comme sur le montage réel. Puis, on fait apparaître les liaisons directes avec les lignes d'alimentation ; ici, en rouge ou en bleu.

Puis, on « câble » sur le papier.

Par exemple, le schéma de la figure 19 indique que les points 8 et 11 du premier 74LS244, le point 9 du second, et l'entrée 13 du 74LS05 doivent être reliés entre eux.

Comme cela doit se faire par des fils successivement enfichés dans les rangées de contact, on représente un premier fil qui va du « 13 du LS05 » (c'est ainsi que parlera le professionnel) au « 18 du LS244 n° 1 ».

Puis, un autre « du 18 au 11 du même LS244 »... à vous de poursuivre !

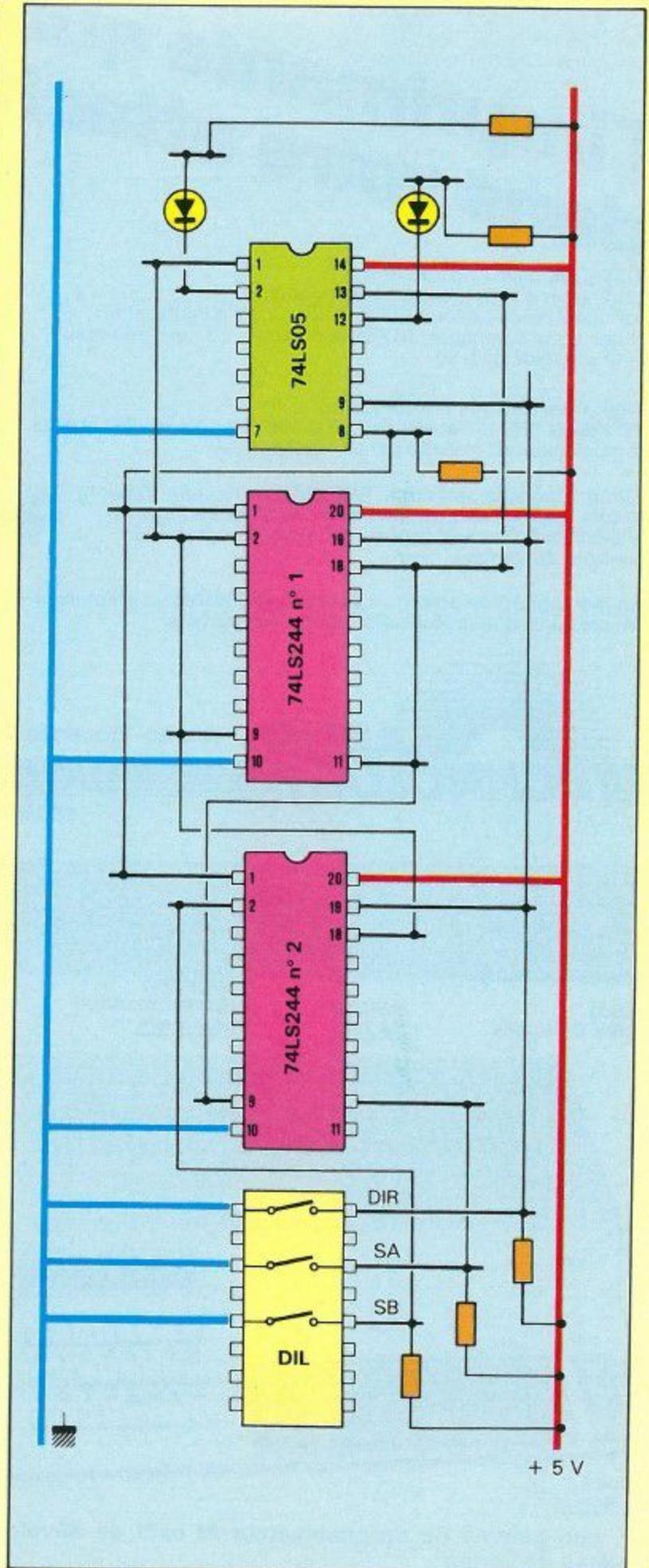


Fig. 20. - Schéma-guide d'implantation et de câblage, qui « ressemble » au montage physique sur planchette-contacts. Un jeu (?) consiste à modifier l'affectation et la disposition des composants, tout en respectant le principe du montage. Ce n'est pas si facile que ça en a l'air...