

LES COMPARATEURS : LES ELEMENTS LOGIQUES OU ANALOGIQUES ?

L'électronique « logique » est un monde de tensions et de courants stéréotypés. Monde (volontairement) artificiel, où l'on s'efforce avec des tensions et des courants contrastés, de donner une substance aux abstractions mathématiques 0/1, vrai/faux... Pourtant, le monde « réel » est « analogique » : pour l'électronicien, cela veut dire une infinité de valeurs pour les tensions et les courants !

Les comparateurs sont les plus simples des circuits qui permettent au monde « logique » (celui de l'ordinateur) de mesurer le monde « analogique » (le reste de l'univers).

L'amplificateur opérationnel...

Pour les initiés, c'est l'« ampli-op » ; pour les anglo-saxons toujours très forts dans l'abréviation, l'*op amp*. Dans la préhistoire de l'électronique (avant 1970, disons), les professionnels voyaient en rêve un circuit amplificateur « idéal » :

- gratuit,
- ayant un *gain* (facteur de multiplication de la tension d'entrée) aussi grand que l'on veut,
- ayant une impédance d'entrée « infinie », c'est-à-dire, ne consommant pour l'amplifier aucune énergie du signal entrant.

Avec un grand ancêtre qui porte la référence 741, « le » 741, ce rêve est pratiquement devenu réalité, grâce au talent et à l'imagination des concepteurs de circuits intégrés...

... Un multiplicateur de différence

Le détail interne d'un amplificateur opérationnel est très, très subtil. Nous n'insisterons pas davantage ; si cela pique la curiosité du lecteur, il trouvera sur ce sujet une abondante littérature. Mais il vaut mieux, en ce cas, aimer les équations...

Son comportement est, en revanche,

d'une grande simplicité (tant que l'on ne recherche pas de performances extrêmes).

On le représente schématiquement par un triangle, comme toutes les sortes d'ampli, avec ses deux points d'alimentation $V+$ et $V-$, deux entrées marquées « + » et « - » (nous y reviendrons) et sa sortie : ici marquée VS (fig. 1).

Eh bien, cette petite merveille est théoriquement capable de multiplier plusieurs dizaines de milliers de fois (au moins) la **différence** de la tension entre les points « + » et « - » ; les signes en question indiquent le *sens* de cette différence.

Tout en ne prélevant, sur le signal entrant, qu'un courant insignifiant, que l'on comptera en **nanoampères**. Vous lisez bien : l'unité de compte est vraiment le milliardième d'ampère !

Sans faire un cours de physique, il suffit d'un peu de bon sens pour percevoir les limites de cette vision par trop idéale de l'ampli-op. La tension à la sortie ne peut évidemment pas excéder celle qui alimente l'ampli ; ni le courant devenir infini...

De surcroît, les éléments internes ne sauraient réagir « instantanément ». Leur inertie (due aux capacités notam-

ment) donne une limite pratique à la rapidité, à la **fréquence** des signaux d'entrée que l'ampli-op est capable de « suivre » fidèlement.

Cela dit, comme nous en avons l'habitude, il y a un « domaine de vol » où l'ampli-op a des comportements pratiquement conformes à l'idéal.

Tension(s) d'alimentation

La plupart des amplificateurs opérationnels ont été conçus pour des missions... d'amplification (hi-fi, instrumentation, télécommunications, etc.). Ils sont dessinés de telle sorte qu'il leur faut **deux** sources, l'une négative, l'autre positive par rapport au « zéro » (masse) des signaux.

Les valeurs les plus habituelles sont de ± 15 V, parfois ± 5 V. Cela ne fait pas notre affaire dans le monde du microprocesseur, où l'on s'efforce justement de bannir toute autre source que le classique + 5 V. Et où l'excursion négative des tensions de sortie est prohibée, voire dangereuse...

Qu'à cela ne tienne : l'industrie a conçu tout exprès des amplis-op adaptés, qui savent se contenter des sources d'alimentation de la logique usuelle. C'est le cas du circuit intégré LM324, dont nous allons voir l'usage en tant que simple **comparateur**.

Un circuit, quatre comparateurs

Le LM324 se présente sous la forme d'un circuit à 14 broches, d'aspect identique à celui de nos composants logiques habituels (fig. 2).

Attention ! Comme d'autres membres de cette famille, il n'est pas alimenté par les points habituels, mais par les broches 11 (que nous connecterons à la masse) et 4 (que nous relierons à notre « + 5 V »). Cette disposition a ses raisons, mais qui n'apparaissent que dans les applications vraiment analogiques.

Notre premier montage n'utilisera que l'un des quatre comparateurs du boîtier. L'entrée marquée « - » que l'on appelle souvent l'entrée **inverseuse**, est reliée au point milieu d'un pont diviseur constitué par deux résistances de 10 k Ω (fig. 3).

Ce point est donc maintenu à une tension moitié de la tension d'alimentation. Soit à peu près 2,5 V.

Variations sur l'entrée non-inverseuse

L'autre entrée, marquée « + », est appelée... **entrée non-inverseuse** ; nomenclature qui va bientôt s'éclairer.

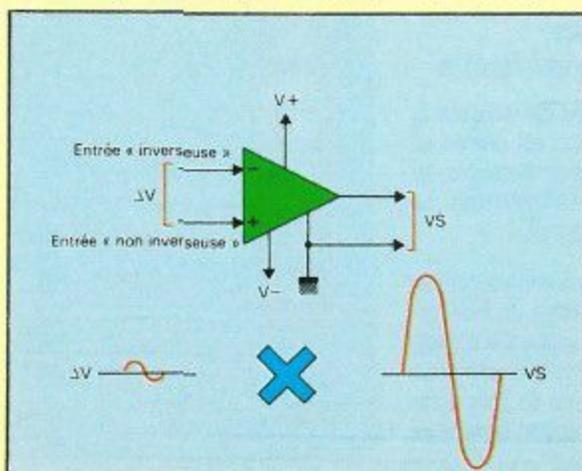


Fig. 1. - L'amplificateur opérationnel et sa nomenclature traditionnelle. En résumé, c'est un multiplicateur de la différence des tensions d'entrée.

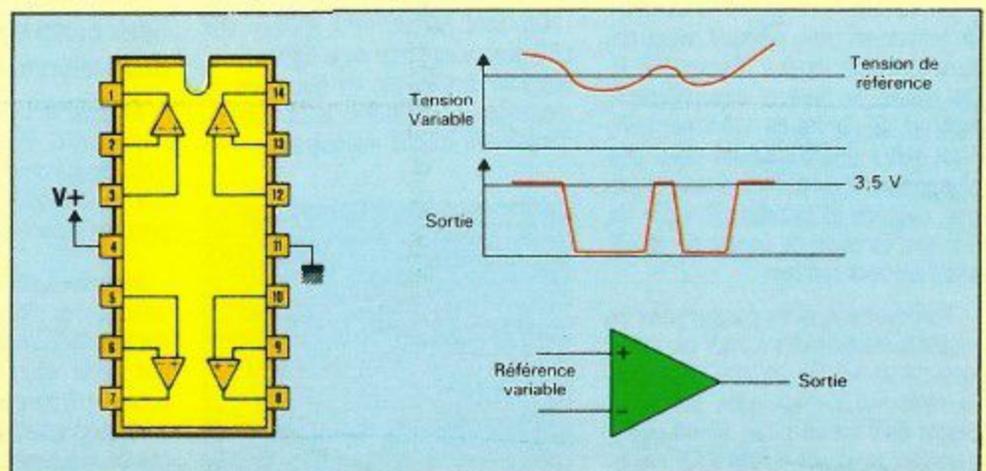


Fig. 2.(A). - Le boîtier LM324 contient quatre amplificateurs opérationnels. Notez l'affectation des broches d'alimentation, qui diffère de celle des circuits logiques.

Fig. 2.(B). - Exploitation brute d'un quart du circuit comme comparateur.

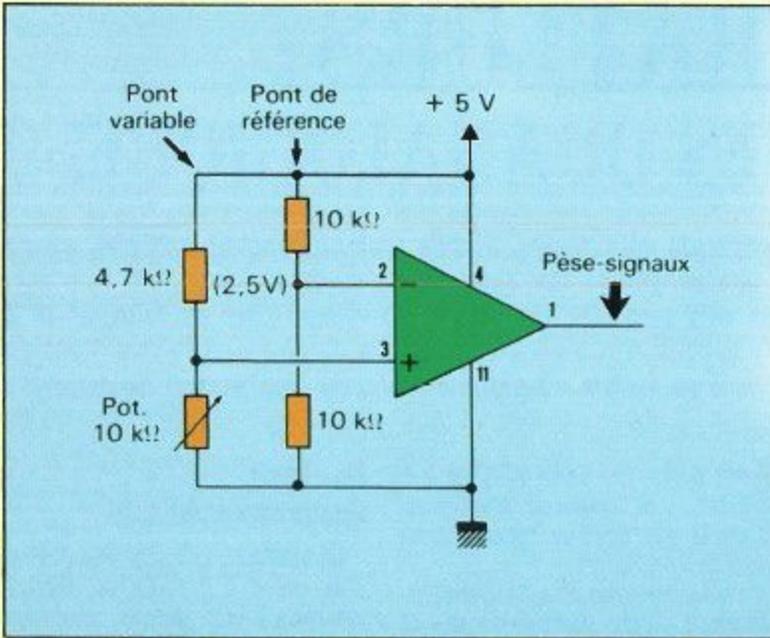


Fig. 3. - Montage d'expérience du comparateur. Attention à relier les bons points d'alimentation !

Elle sera reliée à un pont diviseur formé d'une résistance (fixe) de 4,7 kΩ, et du potentiomètre de 10 kΩ. Le pèse-signaux reflètera la tension de sortie, au point marqué « ↓ » du schéma.

Si l'on manœuvre le potentiomètre en va-et-vient, on constate que, sans nuance, le pèse-signaux indique alternativement un « 0 » faible et un « 1 » fort.

Ce n'est pas étonnant : l'amplificateur multiplie la différence entre la tension de référence, les 2,5 V appliqués au point « - », et la tension variable obtenue grâce au potentiomètre. Dans un rapport de 100 000 (théoriquement) !

Ce rapport de 100 000 ne veut en soi pas dire grand-chose, puisque le moindre millivolt suffit à envoyer la tension de sortie « en butée », c'est-à-dire à sa valeur maximum.

Le fabricant précise que la variation de tension en sortie (*voltage swing*) est dans la plage de 0 à environ 3,5 V. De même, le rapport d'amplification type est de l'ordre de 100 V par mV ; c'est-à-dire que s'il débite dans une charge de 2 kΩ, il est censé refléter par une variation de tension de sortie de 1 V une variation de l'ordre de 10 μV entre les deux entrées !

Pratiquement, notre comparateur ira en butée haute (sortie à 3,5 V au moins) dès que la tension variable dépassera la référence de quelques millivolts ; tandis qu'il ira en butée basse (pratiquement zéro) dès qu'elle y sera légèrement inférieure.

Autrement dit, la « loi » du comparateur ainsi monté est la suivante :

Comparaison	Valeur logique en sortie
$V_{\text{variable}} > V_{\text{référence}}$	« 1 »
$V_{\text{variable}} < V_{\text{référence}}$	« 0 »

Si l'on avait fait l'inverse (référence sur l'entrée « + », variable sur « - ») on aurait obtenu... l'inverse : ce qui donne une certaine substance aux appellations d'entrées inverseuse et non-inverseuse.

Avec de la puissance

Par-dessus le marché, l'ampli du comparateur peut absorber des courants du même ordre qu'un composant logique standard (quelques mA) ; et en fournir un peu plus, ce dont nous avons moins l'habitude.

On peut parfaitement allumer une LED avec le montage de la figure 4, où, notez-le, la LED est en série avec la résistance de limitation et la masse ; c'est-à-dire qu'elle indiquera « 1 » en

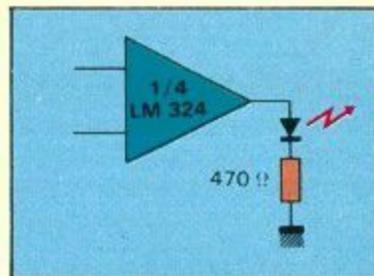
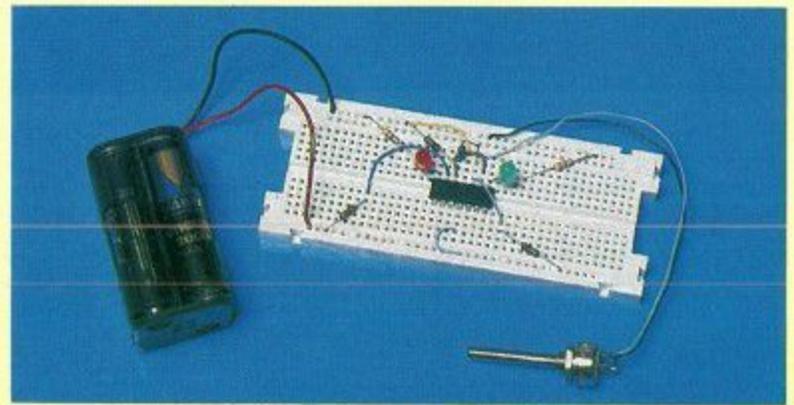


Fig. 4. - Montage d'une LED-témoin. Notez que le comparateur est utilisé en source (« 1 » logique) pour allumer la LED.



En utilisant 2 ampli-op, il est possible de créer un instrument de mesure de « fenêtres » de tension fournissant 3 valeurs.

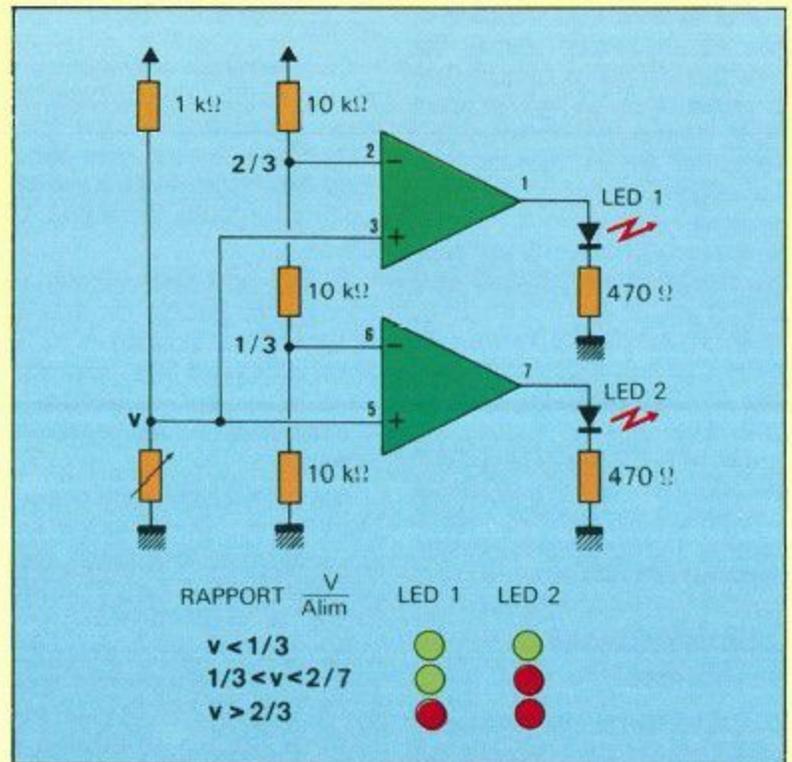


Fig. 5. - Comparateur sur « fenêtre » délimitée par deux seuils.

sortie lorsqu'elle s'allumera. C'est la première fois que nous la montons en ce sens.

Deux comparateurs, deux références : une fenêtre

Réalisez le montage de la figure 5. Cette fois-ci, la tension est divisée en trois, ce qui donne deux références, au 1/3 et aux 2/3 de l'alimentation. Le pont variable est commun.

Avec deux LED's, on verra successivement : les deux éteintes (tension variable inférieure à la référence basse), une seule allumée (tension comprise entre le 1/3 et les 2/3 de l'alimentation), puis les deux (tension supérieure aux deux références).

Devinez maintenant comment fonctionnent les vu-mètres de votre amplificateur hi-fi (fig. 6)...

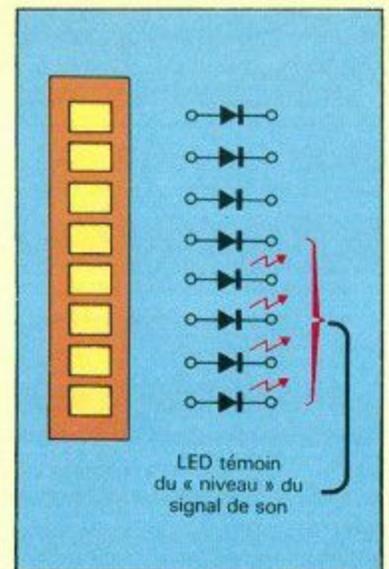


Fig. 6. - Aspect et représentation schématique d'un « vu-mètre » à LED's : imaginez comment le niveau sonore du moment est « comparé » à un niveau maxi de référence...

LE BISTABLE SET/RESET: LA PLUS SIMPLE DES MEMOIRES STATIQUES

Nous connaissons déjà une sorte de mémoire électronique, avec les montages à condensateur. Hélas, les condensateurs « fuient » et ne se souviennent d'un état donné que pour un temps limité. Les mémoires statiques, elles, conservent indéfiniment leur état, sauf perturbation (écriture) ou... panne de courant.

Toutes les mémoires statiques dérivent d'un montage très simple : l'anneau à deux inverseurs.

L'anneau à deux inverseurs

Le montage de la figure 7 a-t-il un sens ? Il faut y réfléchir quelque peu, car ces deux inverseurs qui se pilotent l'un l'autre n'ont rien d'évident a priori.

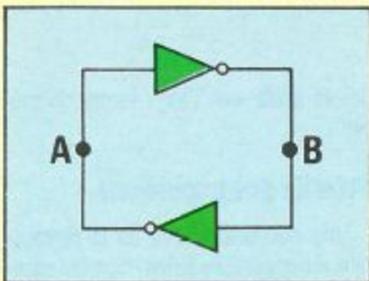


Fig. 7. - L'anneau-mémoire à deux inverseurs.

Pour répondre correctement, il faut en revenir à la nature même de nos inverseurs ; ce ne sont pas des êtres abstraits, mais des **amplificateurs** qui, précisément, entretiennent à leur sortie une tension **inverse** de celle de l'entrée.

Si le niveau au point A est bas, il sera haut au point B, donc bas au point A, etc. Raisonement « circulaire » dans lequel il n'y a nulle contradiction. Il est **normal** que les deux amplificateurs **maintiennent** cet état ; d'ailleurs, si l'on y pense un peu, on peut affirmer qu'un nombre pair d'inverseurs en anneau se maintiendront de même.

Ce qui est vraiment irritant, c'est que l'on peut tout aussi bien prendre un état haut en A, et bas en B. Ce deuxième état est ni plus ni moins cohérent, ni plus ni moins stable que l'autre (fig. 8).

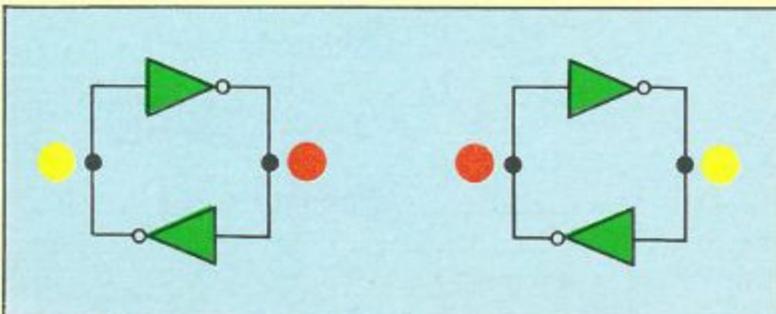


Fig. 8. - Deux états également stables.

Quel état initial ?

Effectuez matériellement le montage, avec deux inverseurs pris au **hasard** parmi les six d'un circuit intégré 74LS04.

Dès la mise sous tension, on peut vérifier grâce au pèse-signaux que l'un des points de l'anneau est à « 1 », l'autre à « 0 » ; recommencez un certain nombre de fois, en laissant passer plus ou moins de temps (encore au petit bonheur) entre les raccordements et les déconnexions des batteries à la planche-contacts.

On constate aisément que le résultat est... imprévisible. Et c'est bien ce à quoi il faut s'attendre. Tant que la tension n'est pas montée (ce qui n'est pas instantané), c'est le hasard des petites perturbations extérieures qui fera « pencher la balance » dans un sens ou l'autre (*).

Par bonheur, l'anneau n'est pas seulement une loterie. On peut le **forcer** à changer d'état. Soit en reliant un point de l'anneau à une **source** de courant plus forte que les transistors de sortie, ce qui amènera un niveau « 1 », donc un « 0 » sur l'autre branche ; soit, symétriquement, par une mise à la masse. Le nouvel état se maintiendra à partir du moment où la « pression extérieure » sera enlevée.

Un élément de mémoire

Vous pouvez expérimenter ce comportement, en reliant par un fil volant un point quelconque de l'anneau alter-

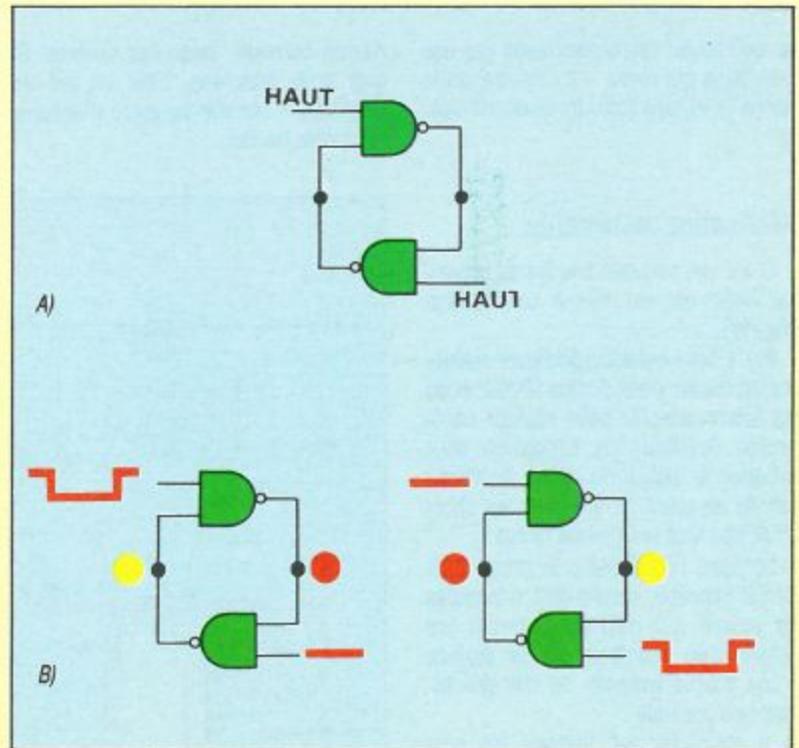


Fig. 9. (A). - Les entrées auxiliaires à l'état haut, l'anneau à deux NAND est semblable à l'anneau d'inverseurs.

Fig. 9.(B). - Les impulsions négatives permettent de forcer (écriture en mémoire !) l'un ou l'autre des deux états, stables ensuite.

nativement au + 5 V ou à la masse, et observer que cette **mémoire** élémentaire garde ensuite l'état qui lui a été imposé. Ces forçages peuvent aussi être appelés : **écritures**.

On obtient le même résultat avec des signaux logiques moins excessifs que la masse et l'alimentation, à condition de substituer aux simples inverseurs des circuits NAND (fig. 9).

On sait qu'un NAND dont l'autre entrée est au niveau haut est un inverseur. Donc l'anneau ainsi constitué a deux états de repos tout à fait stables, exactement comme le précédent, dans la mesure où les entrées additionnelles restent à l'état « 1 ».

Si l'on applique un niveau **bas** à l'une des deux entrées auxiliaires (une à la fois !), le NAND correspondant l'inverse et sa sortie passe à l'état haut et restera dans cet état quand l'entrée en question retournera à l'état haut.

Attaqué par l'autre entrée auxiliaire, de la même façon, le montage passera dans l'état opposé. Et ainsi de suite... à condition d'éviter la situation forcément instable où les deux entrées d'écriture seraient simultanément à l'état bas...

Habituellement (on peut se demander si c'est vraiment la meilleure façon), les électroniciens représentent le tout selon la figure 10, ou bien l'enferment dans une boîte dont on retient :

- que la sortie Q passe à « 1 » quand elle est **positionnée** (en anglais *set*) par une impulsion négative sur l'entrée correspondante,

(* Si l'on commence à se poser trop de questions sur les « perturbations » en question, on rejoint très, très vite les problèmes les plus fondamentaux de la Physique contemporaine !

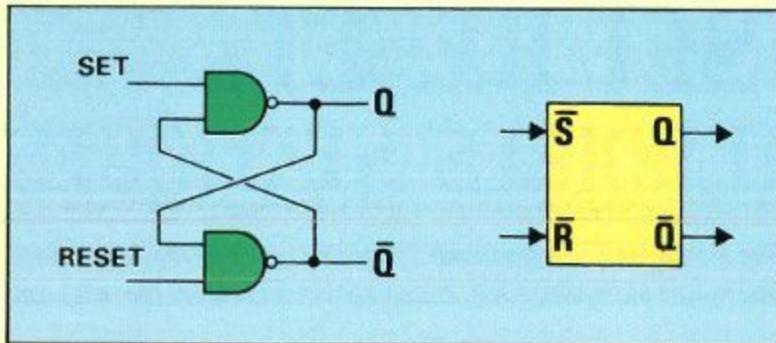


Fig. 10. - L'anneau à deux NAND, tordu en « 8 » selon son schéma traditionnel, et la « boîte noire » équivalente.

● qu'elle est restaurée (*reset*) par une impulsion qui met à « 1 » l'autre sortie notée \bar{Q} , et ipso facto force un « 0 » sur Q .

nexion correcte, selon ces critères. Si cela vous intéresse, c'est un jeu de « solitaire » comme un autre d'essayer les autres tracés.

Réalisation du bistable

C'est une nouvelle fois le très universel 7400 qui est mis à contribution (fig. 10).

Il y a bien entendu plusieurs manières de choisir deux portes NAND, et de les interconnecter pour réaliser notre projet. Profitons de l'occasion pour évoquer le métier du circuit imprimé : car de ce point de vue tous les choix n'ont pas tous les mêmes vertus !

Lorsque l'on dessine le projet d'un circuit imprimé, c'est-à-dire des pistes de cuivre qui interconnecteront les points d'un montage sur la surface d'une plaque isolante, on cherche autant que possible :

- à maintenir les liaisons les plus courtes que l'on peut (au profit des signaux),
- à ne pas les « croiser », ce qui impose de passer par l'autre face de l'isolant (ou des fils en plus).

Le dessin d'implantation de la figure 10 est un exemple d'une intercon-

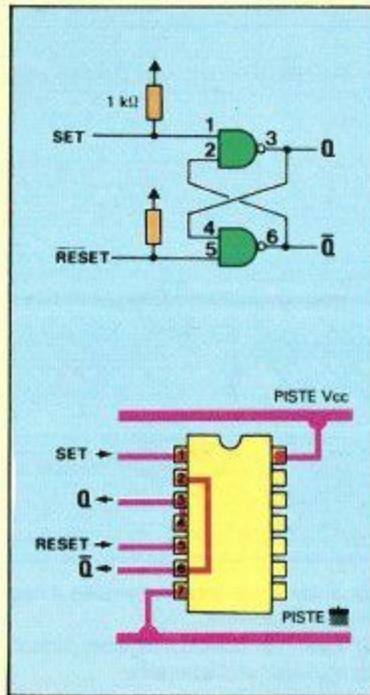
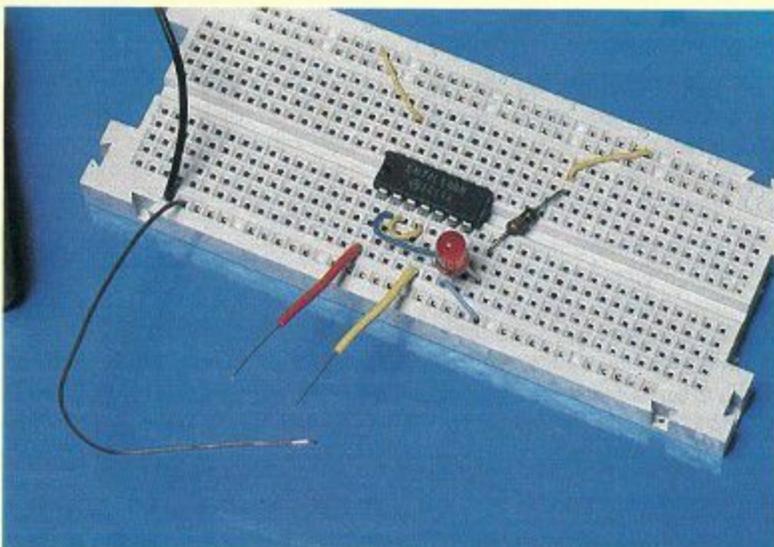


Fig. 11. - Montage pratique... et suggestion de circuit imprimé.



Ce bistable monté sur notre planche de travail peut devenir un exercice de réalisation d'un circuit imprimé.

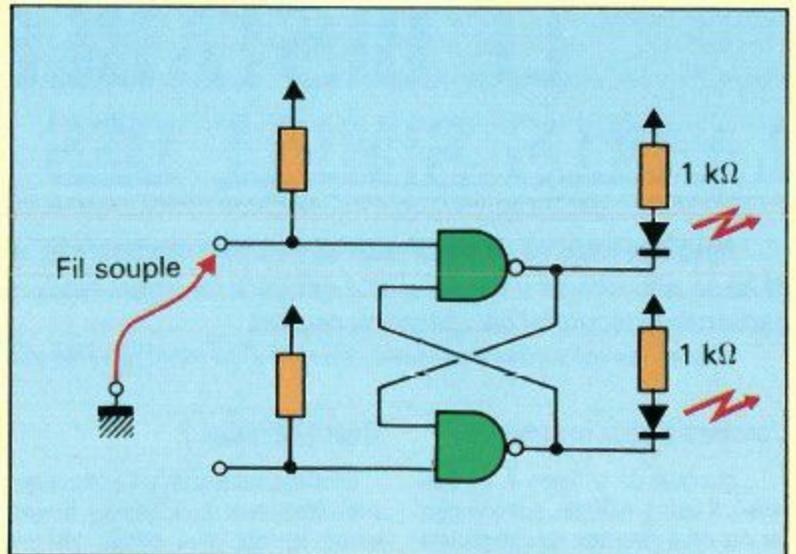


Fig. 12. - Le même bistable avec les LEDs-témoins ; une LED sur deux est allumée après chaque basculement.

Basculements

Le montage sur la planche-contacts n'est pas compliqué. Quant aux impulsions négatives, il suffira avec un fil volant de mettre les entrées SET et RESET alternativement à la masse.

On peut aussi visualiser le fonctionnement en montant une paire de LED's sur les points Q et \bar{Q} (fig. 12).

On peut (si l'on est paresseux) se dispenser des résistances de rappel de $1\text{ k}\Omega$ sur les entrées ; en pratique, le léger « rappel interne » du circuit intégré maintiendra au repos le niveau « 1 » voulu. C'est toutefois une très mauvaise habitude que de laisser des

points actifs « en l'air » (argot de métier).

Polarité des impulsions

Une nouvelle preuve de la commodité du quadruple NAND comme composant à tout faire peut être établie : les impulsions positives peuvent agir sur le bistable SET/RESET via une inversion par les NAND libres (fig. 13).

Nous avons déjà mentionné l'autre composant « universel » : la quadruple porte NOR (cf. Fiche 2D), dont le représentant en famille TTL s'appelle 7402.

Avec ce dernier, on construit en anneau un bistable qui est à l'origine sensible aux impulsions positives.

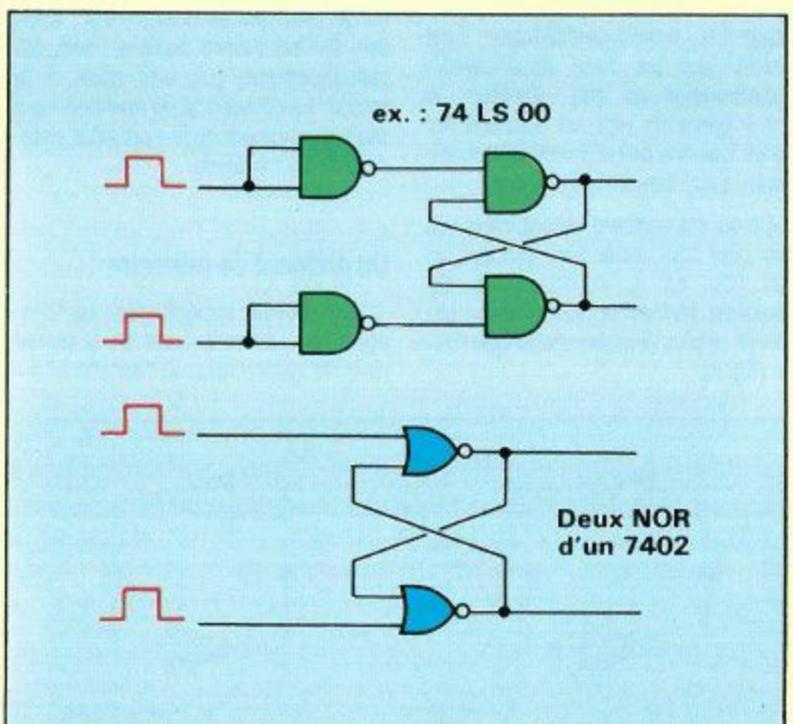


Fig. 13. - Deux montages admettant la commande d'écriture par des impulsions positives.

"LE" 555 : BONNE A TOUT FAIRE DES ELECTRONICIENS

Incontestablement, le très célèbre, très versatile et très bon marché 555 est l'un des standards de fait les mieux réussis dans le monde des circuits intégrés d'usage général.

Ouvrez n'importe quelle revue d'électronique populaire, et même professionnelle, c'est bien le diable si vous n'y trouvez pas au moins une de ces petites merveilles.

Dans notre série, c'est le premier « standard complexe », et vous allez comprendre pourquoi le comparateur et le set/reset cohabitent dans ce cinquième jeu...

Un comparateur à fenêtre...

Avec les Fiches 3 puis les Fiches 4, nous avons examiné des générateurs d'impulsions rudimentaires. Rudimentaires parce que leur fonctionnement dépend largement de la dispersion des valeurs de « résistances cachées » dans les blocs logiques ; dispersion normale en soi, car leur spécification n'a pas lieu d'être précise dans le domaine (très contrasté) des valeurs « 1 » et « 0 » convenues.

Le premier étage du 555, circuit intégré justement conçu pour donner aux

impulsions des durées bien plus précises, est un comparateur à fenêtre en tout point semblable à celui décrit dans la fiche 5A (fig. 14).

Entre alimentation et masse, trois résistances de $5\text{ k}\Omega$ constituent un pont diviseur de tension, dans les rapports $2/3$ et $1/3$, au $1/1\,000^{\text{e}}$ près, ce qui n'est déjà pas si mal.

Deux comparateurs, placés aux points stratégiques, permettent de jauger deux entrées appelées, dans la tradition de ce circuit, *threshold* (seuil) et *trigger* (déclencheur).

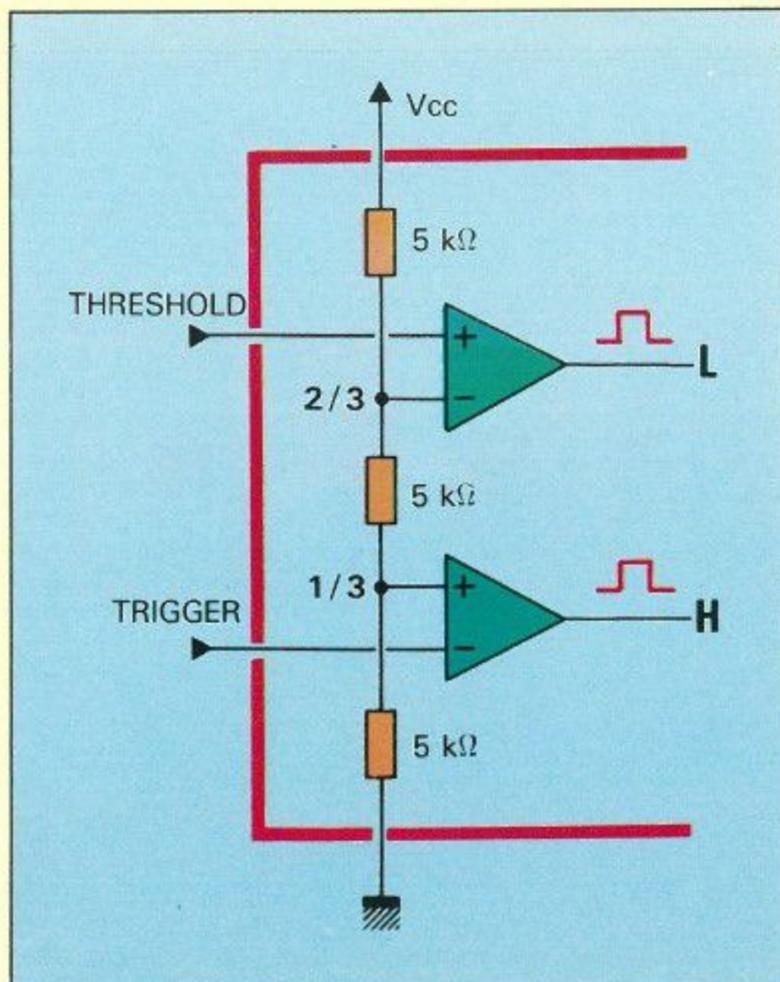


Fig. 14. - Partie « analogique » du 555 : un comparateur à fenêtre dont les deux éléments sont montés en inverse l'un de l'autre : H délivre une impulsion positive si la tension *threshold* excède $2/3 V_{CC}$; L, une impulsion si la tension *trigger* est en dessous de $1/3 V_{CC}$.

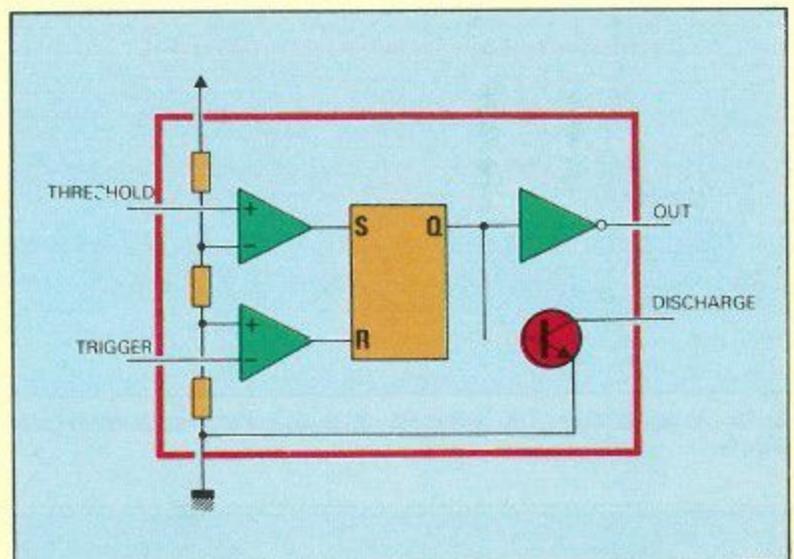


Fig. 15. - Un bistable set/reset mémorise les excursions hors de la fenêtre $2/3$ à $1/3$ de V_{CC} . Il est relayé par un ampli inverseur (OUT) capable de 200 mA , et par un transistor donnant une sortie à collecteur ouvert.

... et une mémoire...

Ces deux comparateurs actionnent respectivement les entrées *set* et *reset* d'un bistable tout à fait comparable à celui de la Fiche 5B, à ceci près qu'il est sensible aux impulsions positives (fig. 15).

Encore un détail : le comparateur du seuil bas est monté à l'inverse de celui du seuil haut, de telle sorte que :

- le comparateur H forcera le bistable à « 1 » si la tension à l'entrée *threshold* dépasse les $2/3$ de l'alimentation,
- le comparateur L fera passer le bistable à « 0 » chaque fois que la tension à l'entrée *trigger* sera inférieure au $1/3$ de la tension d'alimentation.

La sortie Q du bistable commande enfin deux sorties, l'une et l'autre capables de forts courants.

La première n'est qu'un transistor à collecteur ouvert, baptisé *discharge* (décharge) pour des raisons que l'on va voir. Tandis que la seconde est un inverseur de nature à fournir ou absorber jusqu'à 200 mA ; grosso modo, dix fois plus qu'un élément logique usuel.

... pour des impulsions bien calibrées

Le tout constitue une véritable « boîte à outils » pour fabriquer des impulsions de durée fort précise.

Montons le 555 comme à la figure 16, c'est-à-dire avec un classique pont RC connecté à l'entrée *threshold*. Si on le décharge par un court-circuit à la masse, son point milieu va suivre l'habituelle courbe de charge, avec franchissement des $2/3$ de la tension d'alimentation au bout du délai $R \times C$.

Au bout de ce temps-là, le bistable sera donc forcé à « 1 ». Jusqu'ici, rien de bien intéressant, n'est-ce pas ? Sauf si on raccorde (fig. 17) le collecteur du transistor *discharge* au point milieu du pont RC ; auquel cas, dès que le seuil $2/3$ est atteint, ce transistor deviendra passant et déchargera (très rapidement) la capacité C.

Cet état est stable, au même titre que le bistable *set/reset*. Mais il peut être inversé par une impulsion à « 0 » sur l'autre entrée *trigger* ; le second comparateur va alors provoquer la

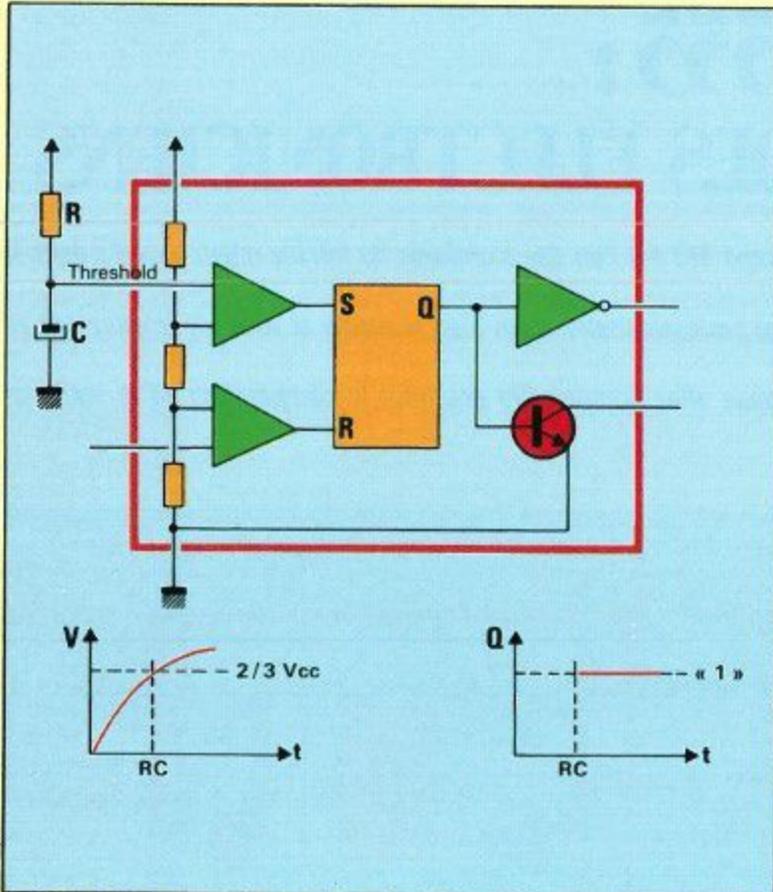


Fig. 16. - Au bout du temps $1,1 RC$, la charge du condensateur externe force le bistable (sortie Q) à « 1 ».

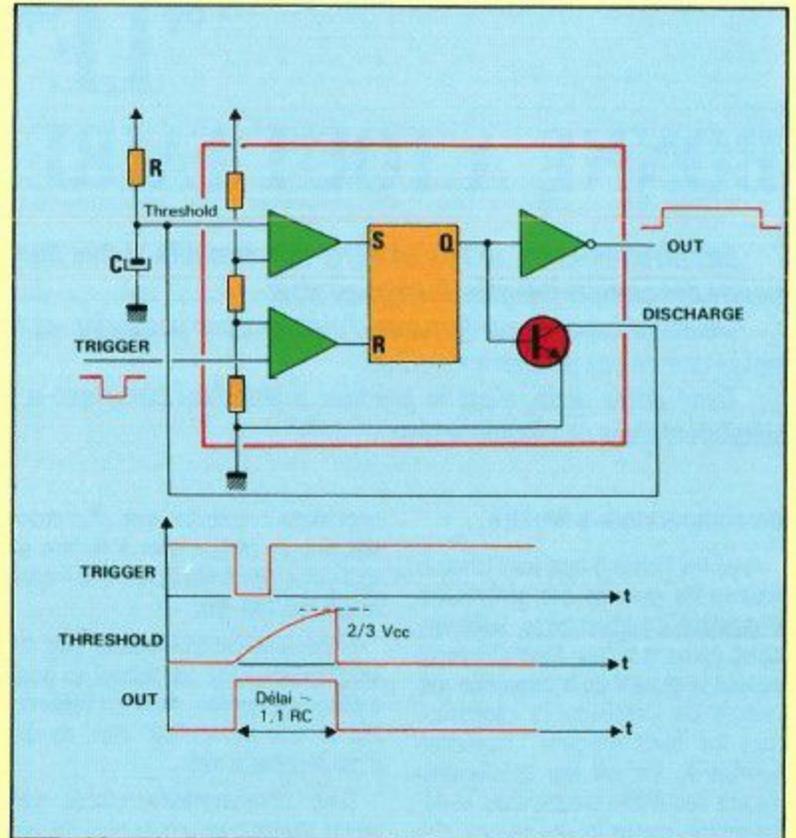


Fig. 18. - Le montage monostable au complet : le cycle de la figure 4 est amorcé à chaque impulsion négative de déclenchement sur l'entrée trigger.

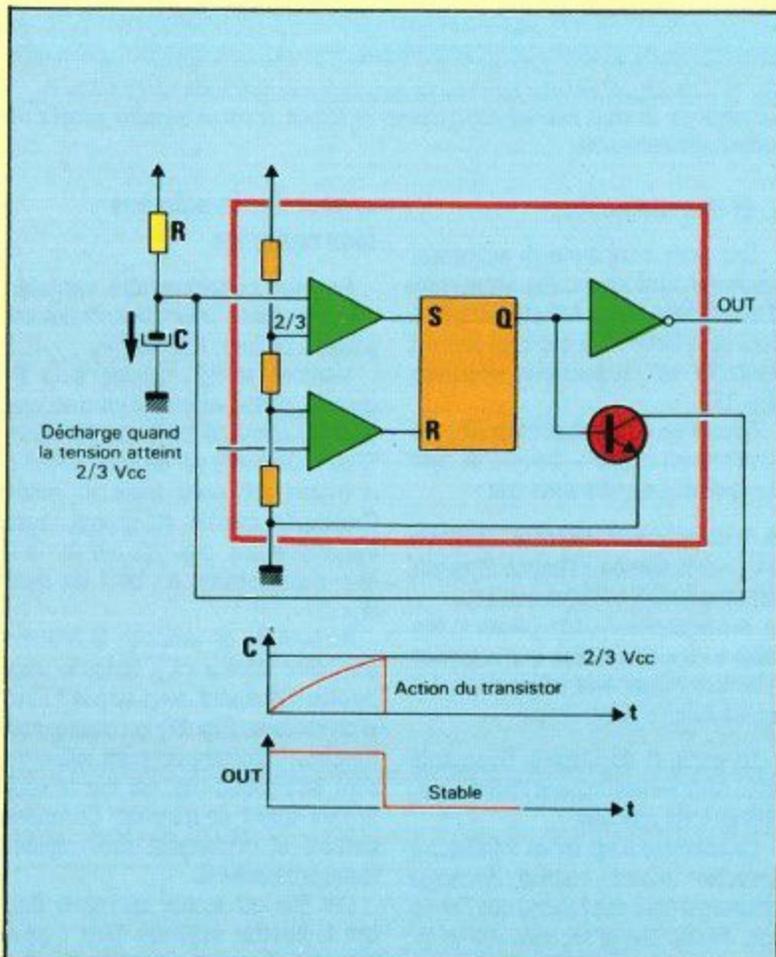


Fig. 17. - Si le transistor discharge est raccordé au point milieu, il décharge brutalement C quand le bistable passe à « 1 ». OUT (l'inverse) est forcé, et stable, à « 0 ».

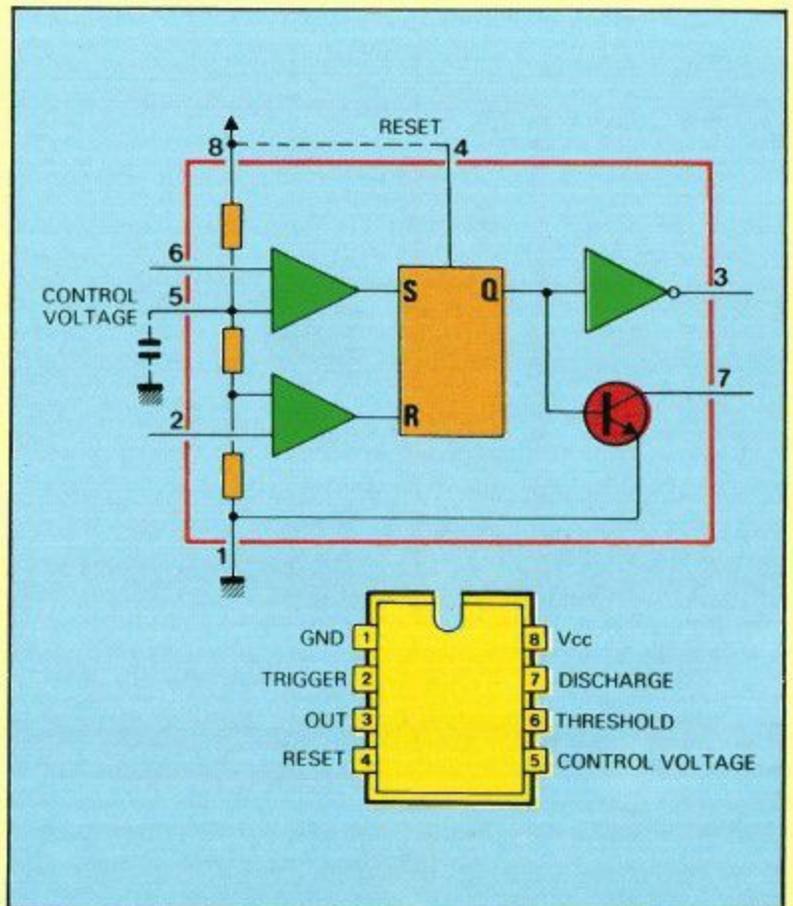


Fig. 19. - Brochage et schéma du 555 en boîtier 8 broches. L'entrée additionnelle reset permet une remise à zéro du bistable, indépendamment des comparateurs ; la connexion control voltage permet de « manipuler » le seuil haut, et sera reliée à un condensateur antiparasite du genre 10 nF si elle n'est pas fonctionnelle.

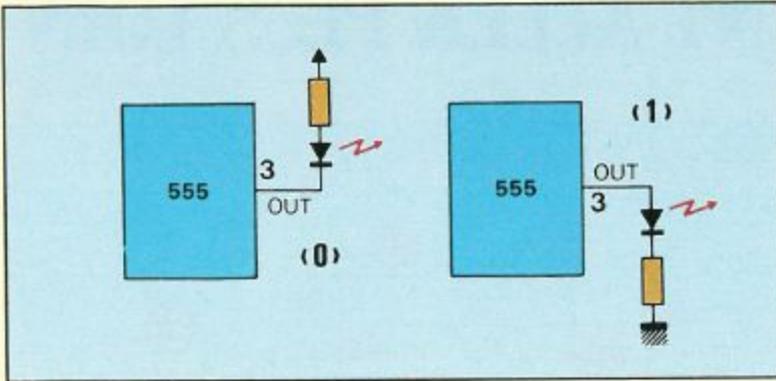


Fig. 20. - Deux manières de monter une LED-témoin ; également acceptables car l'inverseur peut fournir ou absorber de forts courants.

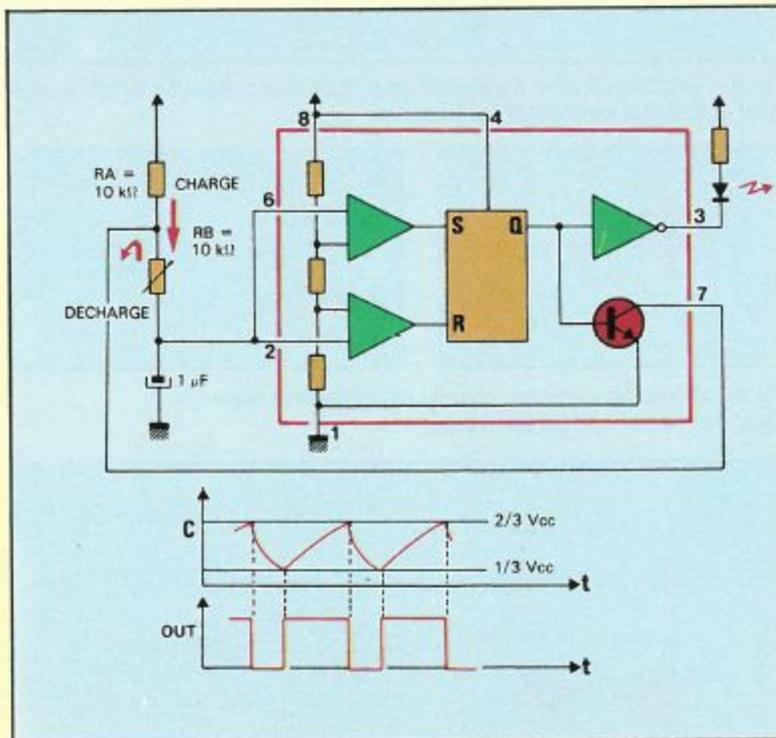
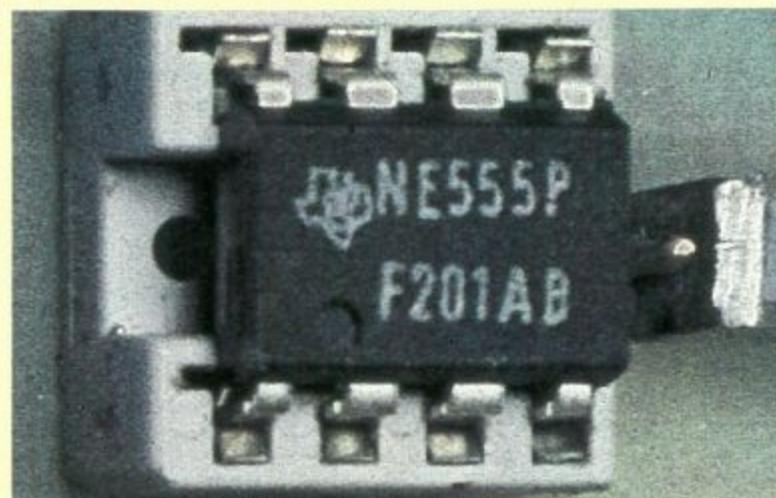


Fig. 21. - Montage oscillateur (astable). Charges et décharges de C alternent entre les deux niveaux 2/3 et 1/3 de Vcc. RA et RB permettent de déterminer précisément les temps « 1 » et « 0 », c'est-à-dire la période et le rapport cyclique.



Le 555 représente probablement à lui tout seul la boîte à outils du micro-électronicien en logique.

mise à zéro du bistable, donc bloquer le transistor *discharge*.

Le condensateur n'étant plus court-circuité, il va se recharger jusqu'à 2/3

de V_{cc}, puis être à nouveau vidé quand ce seuil sera atteint.

Ce cycle peut repartir avec chaque nouveau déclenchement par *trigger*

(fig. 18). C'est en jargon d'électronicien le fonctionnement en **monostable** ; les anglophones préfèrent l'expression *one-shot*, littéralement : « un coup ».

Le montage du monostable

Le montage du monostable des figures 17 et 18 ne pose aucun problème, dès que l'on a le brochage indiqué à la figure 19. Sur cette figure apparaissent deux entrées auxiliaires, qui augmentent encore les possibilités du 555.

L'entrée *reset*, d'abord, permet par des impulsions négatives la remise à zéro du bistable, indépendamment des comparateurs ; habituellement, on la neutralise en la raccordant à l'alimentation positive.

La liaison *control voltage*, ensuite, donne accès au point « 2/3 » du diviseur interne. Elle autorise un montage extérieur, tel qu'un pont de résistances, avec lequel on peut abaisser ou remonter ce seuil. Quand on n'emploie pas cette entrée, on la neutralise par une capacité « antiparasite » de l'ordre de 10 nF. Pour nos expériences, on peut la laisser libre (non connectée).

Les valeurs de R et C sont laissées à votre initiative. Simplement, il est intéressant de chronométrer les cycles en les visualisant avec un ensemble LED + résistance sur la sortie OUT (fig. 20) ; contrairement aux douteuses approximations des montages des Fiches 3, les délais sont précis, de l'ordre de R × C ; plus exactement, 1,1 RC.

Montage oscillateur (astable)

Le montage le plus instructif est celui de la figure 21. Il ressemble beaucoup au précédent, à ceci près que le condensateur C (prenons 1 μF) est chargé en série par deux résistances R_A et R_B. Nous fixerons R_A à 10 kΩ, tandis que R_B sera notre habituel potentiomètre de 10 kΩmaxi.

La décharge n'est plus aussi brutale, puisque *discharge* est raccordé entre R_A et R_B. Par conséquent, la charge s'effectue selon le délai (R_A + R_B) × C, et la décharge selon R_B × C, le courant qui circule alors dans R_A étant lui aussi absorbé par le transistor.

Enfin, la tension sur C entre à la fois sur *trigger* et *threshold*.

Avec l'habitude (cf. Fiches 4), on devine que ce montage ne peut rester stable, d'où le (vieux) vocable **astable**.

Charge, décharge et rapport cyclique

De deux choses l'une, quel que soit le « passé » du montage, soit le bistable est à « 1 » (OUT à « 0 ») et le tran-

sistor décharge C via R_B, soit il est à « 0 » et C se charge via R_A + R_B.

Dans le premier cas, la tension sur C va aller en butée vers le seuil 1/3 V_{cc}, ce qui va mettre à zéro le bistable, donc amorcer une charge.

Dans le second, la tension va aller vers l'autre butée 2/3 V_{cc}, ce qui va positionner à « 1 » le bistable... donc amorcer une décharge et ainsi de suite.

En résumé, le montage oscille, la sortie OUT est au niveau haut pendant un temps de l'ordre de 0,693 × (R_A + R_B) × C (temps calculé pour aller de 1/3 à 2/3 de V_{cc}), puis au niveau bas pendant 0,693 × R_B × C.

Modulation par largeur d'impulsion

Avec un peu plus d'arithmétique, on obtient la **période** de cet oscillateur :

$$T = 0,693 \times (R_A + 2 \times R_B) \times C$$

L'avantage essentiel de cet oscillateur par rapport à ceux que nous pouvons construire comme aux fiches 4 (anneau sur inverseur), c'est que l'on peut manipuler son **rapport cyclique**, c'est-à-dire le rapport entre le temps « actif » et le temps « inactif ».

Si l'on monte en sortie une LED comme indiqué, le temps « actif » est celui où OUT est à « 0 » (LED allumée) ; le rapport cyclique est alors : D, car en anglais rapport cyclique = *duty cycle* :

$$D = \frac{R_B \leftarrow \text{décharge}}{R_A + R_B \leftarrow \text{charge}}$$

Dans les faits, tous les professionnels ne sont pas en accord sur la définition du rapport cyclique. D'autres préfèrent exprimer le rapport entre le temps actif et la période ; ce qui donne un pourcentage plus intuitif : celui du temps où « il y a de l'énergie » en sortie, et le temps du cycle complet. Ce qui donne :

$$\text{efficacité} = \frac{R_B}{R_A + 2 \times R_B}$$

Prenons pour notre potentiomètre des valeurs extrêmes :

R_B = 10 kΩ, la période est alors de 21 ms environ, l'efficacité de 33 %.
R_B = 0 Ω, la période est de 7 ms environ, l'efficacité... nulle (LED éteinte).

Notre perception du phénomène est l'extinction progressive de la LED : sachant que l'œil n'est pas assez vif pour percevoir des allumages/extinctions qui deviennent très rapides, concluez sur cette sorte de « variateur »... et tâchez d'obtenir une lumière « plus stable ».

POUR CEUX QUI VEULENT ALLER PLUS LOIN

La cellule de RAM statique

Malgré les apparences complexes de la figure A, qui représente schématiquement une cellule de mémoire statique (technologie M.O.S.), celle-ci est presque exactement semblable par sa structure à notre anneau à deux inverseurs de la Fiche 5B.

Sur les « puces » de silicium, on sait essentiellement « sérigraphier » des dépôts de semi-conducteurs et de métal. On réalise entre autres des transistors qui sont d'un principe différent de ceux que nous avons déjà manipulés. Mais, pour ce qui nous concerne, ils marchent toujours comme des commutateurs, de faible résistance entre source et drain quand l'entrée gate est à niveau haut, de très forte résistance quand elle est à un niveau bas (« 1 » et « 0 » au sens usuel).

Les transistors Q_L d'une cellule de mémoire sont spécialisés dans un simple rôle de résistance de rappel. Grâce à un dopage ad hoc (« appauvrissement » dans le jargon d'ingénieur), et si l'on relie leur drain à leur source, ils constituent grosso modo de pures résistances. C'est ce que suggère la figure B.

La figure C montre que Q_L en série avec le transistor « normal » Q_M est tout simplement un inverseur, que l'on peut comparer avec ceux de nos Fiches 2 (par simple évidence visuelle !). Les deux inverseurs que nous pouvons maintenant identifier sur la figure A, et « isoler » sur la figure D, forment tout simplement une nouvelle version de l'anneau à deux inverseurs. C'est bien une cellule de mémoire !

La cellule est effectivement isolée du monde extérieur si les deux transistors Q_S (fig. A) sont bloqués, c'est-à-dire quand la ligne de sélection *select* est au niveau « 0 ».

Le « chip » de RAM : une matrice de cellules

En revanche, lorsque la ligne *select* est au niveau « 1 », les deux points complémentaires de la cellule sont « connectés » aux lignes D et \bar{D} .

L'écriture dans la cellule s'effectue grâce à des amplis solidaires de ces

deux dernières lignes de « donnée ». Le forçage de la combinaison « 0 » / « 1 » ou « 1 » / « 0 » sur le couple D/ \bar{D} établira le même état, stable ensuite, sur l'anneau d'inverseurs.

Si l'on désactive les amplificateurs en question, c'est *a contrario* la cellule de mémoire qui va imposer son état aux lignes D/ \bar{D} . Ce qui constitue une lecture.

La plus simple des entrées analogiques : encore le 555

Parmi les nouveautés qui ont définitivement classé le micro-ordinateur individuel dans une catégorie à part des ordinateurs classiques, le célèbre manche à balai (*joystick*, dit aussi : poignée de jeu) figure en bonne place. Il se trouvait dans l'emballage d'origine des premiers Apple.

Savez-vous comment Apple « lit » la position d'un manche à balai, c'est-à-dire, pour les amateurs de Basic, quel est le mécanisme caché derrière la fonction *paddle* ?

Tout bonnement, notre fameux 555. En fait, pas exactement : c'est un circuit 558 qui regroupe quatre fonctions de 555 en un seul boîtier. Mais cela ne change rien au principe... d'une étonnante simplicité, et d'un prix de revient imbattable.

Un manche à balai comporte une articulation solidaire d'un simple potentiomètre. Ce qui est relié à l'ordinateur, c'est donc une banale résistance variable ; variable, précisément, avec la position du manche.

Si l'on omet les détails de câblage que nous connaissons depuis la Fiche 5C, l'essentiel du montage interne au micro est donné par la figure F. En série avec une résistance interne R, le manche à balai intervient dans le pont RC qui détermine la durée de l'impulsion issue du montage monostable.

Pour « lire » la position du manche à balai, le logiciel n'a plus qu'à envoyer, par une sortie du microprocesseur, une impulsion de déclenchement vers le point Trigger, puis à mesurer la durée de l'impulsion en retour sur OUT. Ce qu'il fait simplement, en comptant les tours de la « boucle d'attente » programmée.

Une bien bonne idée à reprendre...

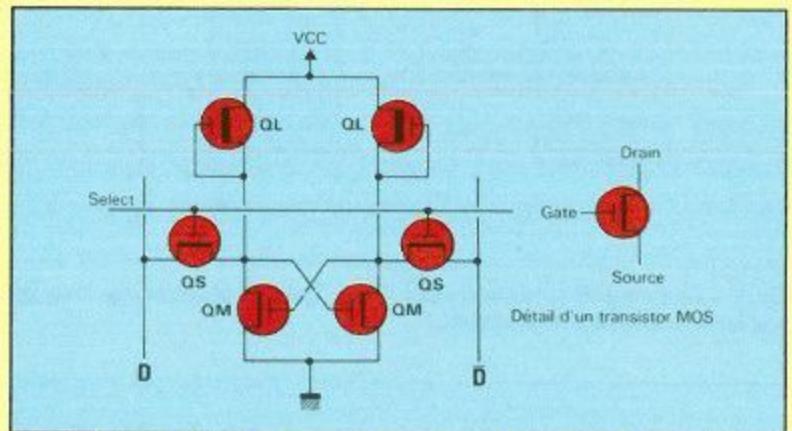


Fig. A. - Le schéma complet d'une cellule de mémoire RAM statique (technologie n-MOS), notez le détail de la nomenclature des transistors.

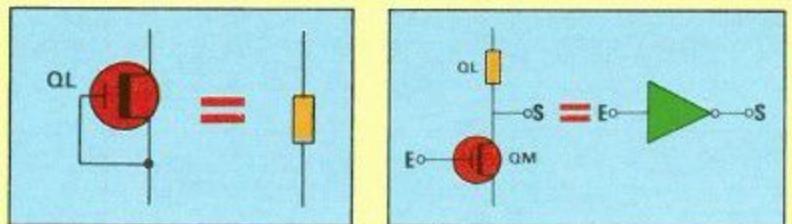


Fig. B. - Un transistor « appauvri » constitue une résistance de rappel.
Fig. C. - L'inverseur n-MOS le plus courant.

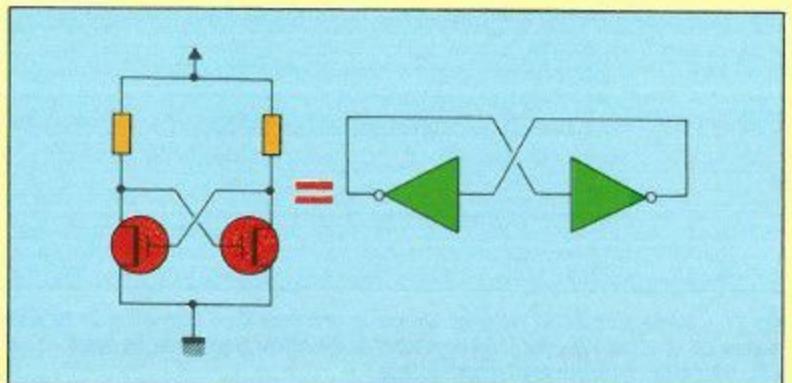


Fig. D. - Les deux inverseurs en anneau de la cellule de mémoire.

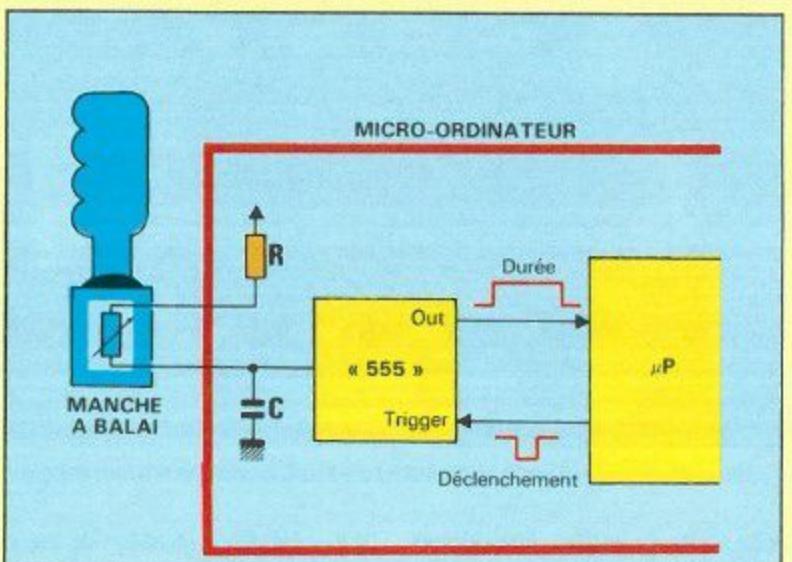


Fig. E. - Comme le microprocesseur « lit » la position du manche à balai ; après l'impulsion de déclenchement vers trigger, le programme compte le temps jusqu'à fin de l'impulsion OUT.